

日 本 国 特 許 庁
JAPAN PATENT OFFICE

J1046 U.S. PTO
09/988389
11/19/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年11月29日

出 願 番 号

Application Number:

特願2000-362036

出 願 人

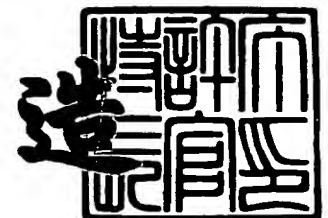
Applicant(s):

株式会社半導体エネルギー研究所

2001年 9月12日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3084094

【書類名】 特許願

【整理番号】 P005324

【提出日】 平成12年11月29日

【あて先】 特許庁長官 及川 耕造 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 河崎 律子

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 中嶋 節男

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】明細書

【発明の名称】レーザ照射方法および半導体装置の作製方法

【特許請求の範囲】

【請求項 1】 半導体膜が形成された第 1 の基板の下方に、反射層が形成された第 2 の基板を設置する段階と、

レーザ発振器から発振されたレーザビームを前記第 1 の基板の上方から照射する段階と、

を有し、

前記レーザビームは、前記半導体膜および前記第 1 の基板を透過し、前記第 2 の基板上の前記反射層によって反射され、前記半導体膜を下方から部分的に照射することを特徴とするレーザ照射方法。

【請求項 2】 請求項 1 において、前記レーザビームの波長は、350nm 以上であることを特徴とするレーザ照射方法。

【請求項 3】 請求項 1 において、前記レーザビームの波長は、400nm 以上であることを特徴とするレーザ照射方法。

【請求項 4】 請求項 1 において、前記レーザビームは、Nd:YAG レーザの第 2 高調波であることを特徴とするレーザ照射方法。

【請求項 5】 請求項 1 において、前記反射層は、前記第 2 の基板上に周期的に形成されていることを特徴とするレーザ照射方法。

【請求項 6】 請求項 1 において、前記反射層の上面形状は、矩形状であることを特徴とするレーザ照射方法。

【請求項 7】 請求項 1 において、前記反射層の上面形状は、矩形状であり、かつ、前記第 2 の基板上に周期的に形成されていることを特徴とするレーザ照射方法。

【請求項 8】 請求項 6 または 7 において、前記反射層の幅は、1～10 μ m であることを特徴とするレーザ照射方法。

【請求項 9】 請求項 5 または 7 において、前記反射層は、0.5～10 μ m の間隔で形成されていることを特徴とするレーザ照射方法。

【請求項 10】 透光性を有する第 1 の基板上に半導体膜を形成する工程と、

前記第 1 の基板を、反射層が形成されている第 2 の基板の上方に設置して、前記第 1 の基板の上方からレーザビームを照射する工程と、

を有し、

前記レーザビームは、前記半導体膜および前記第 1 の基板を透過し、前記第 2 の基板上の前記反射層によって反射され、前記半導体膜を下方から部分的に照射することを特徴とする半導体装置の作製方法。

【請求項 1 1】 請求項 1 0 において、前記レーザビームの波長は、350 nm 以上であることを特徴とする半導体装置の作製方法。

【請求項 1 2】 請求項 1 0 において、前記レーザビームの波長は、400 nm 以上であることを特徴とするレーザ照射方法。

【請求項 1 3】 請求項 1 0 において、前記レーザビームは、Nd : YAG レーザの第 2 高調波であることを特徴とする半導体装置の作製方法。

【請求項 1 4】 請求項 1 0 において、前記反射層は、前記第 2 の基板上に周期的に形成されていることを特徴とする半導体装置の作製方法。

【請求項 1 5】 請求項 1 0 において、前記反射層の上面形状は、矩形状であることを特徴とする半導体装置の作製方法。

【請求項 1 6】 請求項 1 0 において、前記反射層の上面形状は、矩形状であり、かつ、前記第 2 の基板上に周期的に形成されていることを特徴とする半導体装置の作製方法。

【請求項 1 7】 請求項 1 5 または 1 6 において、前記反射層の幅は、1 ~ 10 μ m であることを特徴とする半導体装置の作製方法。

【請求項 1 8】 請求項 1 4 または 1 6 において、前記反射層は、0.5 ~ 10 μ m の間隔で形成されていることを特徴とする半導体装置の作製方法。

【請求項 1 9】 請求項 1 0 において、前記反射層の上方の前記半導体膜をチャネル形成領域として、TFT を作製することを特徴とする半導体装置の作製方法。

【請求項 2 0】 請求項 1 0 において、前記反射層の上方の前記半導体膜を活性領域として、TFT を作製することを特徴とする半導体装置の作製方法。

【請求項 2 1】 請求項 1 0 乃至 2 0 のいずれか一項において、前記半導体装置

は、液晶表示装置またはEL表示装置であることを特徴とする半導体装置の作製方法。

【請求項 2 2】 請求項 1 0 乃至 2 0 のいずれか一項において、前記半導体装置は、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVDプレイヤー、電子書籍、または携帯型情報端末であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明はレーザビームを用いた半導体膜のアニール（以下、レーザアニールという）の方法およびそれを行なうためのレーザ照射装置（レーザと該レーザから出力されるレーザビームを被処理体まで導くための光学系を含む装置）に関する。また、前記レーザアニールを工程に含んで作製された半導体装置及びその作製方法に関する。なお、ここでいう半導体装置には、液晶表示装置やEL表示装置等の電気光学装置及び該電気光学装置を部品として含む電子装置も含まれるものとする。

【0 0 0 2】

【従来の技術】

近年、ガラス等の絶縁基板上に形成された半導体膜に対し、レーザアニールを施して、結晶化させたり、結晶性を向上させる技術が広く研究されている。上記半導体膜には珪素がよく用いられる。

【0 0 0 3】

ガラス基板は、従来よく使用されてきた合成石英ガラス基板と比較し、安価で加工性に富んでおり、大面積基板を容易に作製できる利点を持っている。これが上記研究の行われる理由である。また、結晶化に好んでレーザが使用されるのは、ガラス基板の融点が低いからである。レーザは基板の温度を余り上昇させずに、半導体膜のみ高いエネルギーを与えることが出来る。

【0 0 0 4】

結晶質半導体は多くの結晶粒から出来ているため、多結晶半導体膜とも呼ばれ

る。レーザアニールを施して形成された結晶質半導体膜は、高い移動度を有するため、この結晶質半導体膜を用いて薄膜トランジスタ（T F T）を形成し、例えば、1枚のガラス基板上に、画素駆動用と駆動回路用のT F Tを作製する、モノリシック型の液晶電気光学装置等に盛んに利用されている。

【 0 0 0 5 】

また、出力の大きい、エキシマレーザ等のパルスレーザビームを、照射面において、数c m角の四角いスポットや、長さ1 0 c m以上の線状となるように光学系にて加工し、レーザビームを走査させて（あるいはレーザビームの照射位置を被照射面に対し相対的に移動させて）、レーザアニールを行なう方法が量産性が高く工業的に優れているため、好んで使用されている。

【 0 0 0 6 】

特に、線状ビームを用いると、前後左右の走査が必要なスポット状のレーザビームを用いた場合とは異なり、線状ビームの長尺方向に直角な方向だけの走査で照射面全体にレーザ照射を行なうことが出来るため、量産性が高い。長尺方向に直角な方向に走査するのは、それが最も効率の良い走査方向であるからである。この高い量産性により、現在レーザアニール法にはパルス発振エキシマレーザビームを適当な光学系で加工した線状ビームを使用することが、T F Tを用いる液晶表示装置の製造技術の主流になりつつある。

【 0 0 0 7 】

しかし、レーザアニール法で作製される結晶質半導体膜は、複数の結晶粒が集合して形成されており、その結晶粒の位置と大きさはランダムなものであった。ガラス基板上に作製されるT F Tは素子分離のために、前記結晶質半導体を島状のパターニングに分離して形成している。その場合において、結晶粒の位置や大きさを指定して形成する事はできなかった。結晶粒内と比較して、結晶粒の界面（結晶粒界）は非晶質構造や結晶欠陥などに起因する再結合中心や捕獲中心が無数に存在している。この捕獲中心にキャリアがトラップされると、結晶粒界のポテンシャルが上昇し、キャリアに対して障壁となるため、キャリアの電流輸送特性を低下することが知られている。チャネル形成領域の半導体膜の結晶性は、T F Tの特性に重大な影響を及ぼすが、結晶粒界の影響を排除して単結晶の半導体

膜で前記チャネル形成領域を形成することはほとんど不可能であった。

【0008】

このような問題を解決するために、レーザアニール法において、位置制御され、しかも大粒径の結晶粒を形成する様々な試みがなされている。ここではまず、半導体膜にレーザビームを照射した後の前記半導体膜の固化過程について説明する。

【0009】

レーザビームの照射によって完全溶融した液体半導体膜中に固相核生成が発生するまでにはある程度の時間が掛かり、完全溶融領域において無数の均一（あるいは不均一）核生成が発生することで、前記液体半導体膜の固化過程は終了する。この場合に得られる結晶粒の位置と大きさはランダムなものとなる。

【0010】

また、レーザビームの照射によって前記半導体膜が完全溶融することなく、固相半導体領域が部分的に残存している場合には、レーザビームの照射後、直ちに前記固相半導体領域から結晶成長が始まる。既に述べたように、完全溶融領域において核生成が発生するにはある程度時間が掛かる。そのため、完全溶融領域において核生成が発生するまでの間に、前記半導体膜の膜面に対する水平方向（以下、ラテラル方向と呼ぶ）に結晶成長の先端である固液界面が移動することで、結晶粒は膜厚の数十倍もの長さに成長する。このような成長は、完全溶融領域において無数の均一（あるいは不均一）核生成が発生することで終了する。以下、この現象をスーパーラテラル成長と言う。

【0011】

非晶質半導体膜や多結晶半導体膜においても、前記スーパーラテラル成長が実現するレーザビームのエネルギー領域は存在する。しかし、前記エネルギー領域は非常に狭く、また、大結晶粒の得られる位置については制御できなかった。さらに、大結晶粒以外の領域は無数の核生成が発生した微結晶領域、もしくは非晶質領域であった。

【0012】

以上に説明したように、半導体膜が完全溶融するレーザビームのエネルギー領

域でラテラル方向の温度勾配を制御する（ラテラル方向への熱流を生じさせる）ことが出来れば、結晶粒の成長位置および成長方向を制御することが出来る。この方法を実現するために様々な試みがなされている。

【0013】

例えば、コロンビア大のJames S. Im氏は、任意の場所にスーパーラテラル成長を実現させることの出来るSequential Lateral Solidification method（以下、SLS法と言う。）を示した。SLS法は、1ショット毎にスリット状のマスクをスーパーラテラル成長が行なわれる距離程度（約 $0.75\mu\text{m}$ ）ずらして、結晶化を行なうものである。

【0014】

また、東工大の松村正清氏は、第47回応用物理学関係連合講演会において、位置制御された大粒径の結晶粒を形成する方法について発表している。その方法は、非晶質珪素膜中に上面形状が四角形である絶縁層を埋め込み、さらに、前記非晶質珪素膜上に絶縁膜を形成する。レーザービームを照射する際には位相シフトマスクを用いて、前記レーザービームのエネルギーに勾配を持たせ、前記絶縁層の上方はレーザービームのエネルギーが低い照射になっている。つまり、前記絶縁層の下方の非晶質珪素膜は、前記絶縁層が遮光効果および位相シフトマスクによるエネルギー勾配のため、レーザービームの照射後、最も速く冷却し、結晶核が生成する。一方、他の領域の非晶質珪素膜はまだ熔融状態であるから、前記結晶核は熔融領域へ成長して、位置制御された大粒径の結晶粒を形成するというものである。

【0015】

【発明が解決しようとする課題】

SLS法は、マスクと基板との相対的な位置決め技術にミクロンオーダーの精密な制御が必要であり、通常のレーザー照射装置と比較して複雑な装置になってしまう。さらに、大面積領域を有する液晶ディスプレイに適用されるTFTの作製に用いるにはスループットに問題がある。

【0016】

また、松村氏らの発表による方法では、レーザービームのエネルギー勾配を作る

ための位相シフトマスクを用いる必要性がある。そのため、位相シフトマスクと埋め込み絶縁層との相対的な位置決め技術に、ミクロンオーダーの精密な制御が必要であり、やはり、通常のレーザ照射装置と比較して複雑な装置になる。

【0017】

本発明はこれらのような問題点を解決するための技術であり、結晶粒の位置とその大きさを制御した結晶質半導体膜を作製するためのレーザ照射方法を提供することを目的とする。さらに、そのようなレーザ照射方法を用いて作製された前記結晶質半導体膜をTFTのチャネル形成領域に用いることにより、高速動作が可能なTFTを実現する。さらにそのようなTFTを透過型の液晶表示装置やエレクトロルミネッセンス材料を用いた表示装置などのさまざまな半導体装置に適用できる技術を提供することを目的とする。

【0018】

【課題を解決するための手段】

図1～図4に、波長に対する反射率および透過率を示す。図1は1737ガラス基板上に形成された非晶質珪素膜（膜厚55nm）における波長に対する反射率および透過率であり、図2は1737ガラス基板上に形成された結晶質珪素膜（膜厚55nm）における波長に対する反射率および透過率であり、図3は1737ガラス基板における波長に対する反射率および透過率であり、図4は合成石英ガラス基板における波長に対する反射率および透過率である。

【0019】

レーザアニールにおいて一般的に用いられているXeClエキシマレーザ（波長308nm）では、非晶質珪素膜に対する反射率は54%、透過率は0%になっている。また、結晶質珪素膜に対する反射率は52%、透過率は0%になっている。一方、YAGレーザの第2高調波（波長532nm）では、非晶質珪素膜に対する反射率は26%、透過率は38%になっている。また、結晶質珪素膜に対する反射率は30%、透過率は45%になっている。

【0020】

図1および図2は1737ガラス基板を用いているが、図3より1737ガラス基板の透過率は、200～380nmでは波長に比例して増加し、380nm

より長い波長では90%以上の透過率となっている。波長308nmにおける1737ガラス基板の透過率は波長380nm以上の場合よりも低い、波長308nmにおける非晶質珪素膜および結晶質珪素膜に対する透過率は0%になっているため、前記1737ガラス基板の影響はほとんどないと考えて良い。また、波長532nmでは1737ガラス基板における透過率が90%以上であるため、1737ガラス基板の影響はほとんどないと考えて良い。

【0021】

さらに、合成石英ガラス基板上に半導体膜を形成した場合について考察する。図4より、合成石英ガラス基板の透過率は、波長200～800nmに対して常に90%以上になっている。そのため、合成石英ガラス基板の影響は1737ガラス基板よりも考慮しなくてよくなる。

【0022】

以上のことから、YAGレーザーの第2高調波は、XeClエキシマレーザーに比べて、非晶質半導体膜および結晶質半導体膜（いずれも膜厚55nm）に対する反射率が低く、透過率が高いことがわかる。つまり、非晶質珪素膜または結晶質半導体膜にレーザーアニールを行なうとき、XeClエキシマレーザーではこれらの半導体膜を透過しないが、YAGレーザーの第2高調波を用いれば透過することがわかる。また、YAGレーザーの第2高調波は1737ガラス基板および合成石英ガラス基板に対しても高い透過率を示す。

【0023】

また、位置制御された大粒径の結晶粒を形成するためには、半導体膜に温度分布を作ることが有効な手段の一つとして挙げられる。具体的には、半導体膜に対し、レーザービームの照射強度の分布を作る方法がある。

【0024】

そこで本発明は、レーザーアニールによる結晶化法で作製される結晶質半導体膜の結晶粒の位置制御および大粒径化を実現するために、半導体膜が形成されている第1の基板（以下、半導体膜基板と呼ぶ）の下方に、所望の形状の反射層が形成されている第2の基板（以下、反射板と呼ぶ）を設置して、前記半導体膜基板の上方からレーザービームを照射し、前記半導体膜基板を透過したレーザービームを

前記反射板上の所望の形状の反射層によって反射させ、再び前記半導体膜基板に下方から照射することで、半導体膜の冷却過程を部分的に緩やかなものとすることを特徴としている。

【0025】

前記反射板上の反射層の形状を所望の形状とすることで、半導体膜において所望の領域にのみ反射光を照射することができ、半導体膜中に温度分布を作ることができるので、結晶粒の位置制御を実現することができる。また、結晶粒の成長距離は成長時間と成長速度の積に比例する。そのため、冷却速度が緩やかとなり成長時間が長くなることで、大粒径化を実現することができる。つまり、反射層の形状は結晶粒の成長距離を考慮した大きさにするのが望ましい。

【0026】

また、前記反射層を形成する材料としては、耐熱性材料を用い、前記レーザービームに対する反射率が高いものを用いることを特徴とする。図5に示すように、タングステン(W)、タンタル(Ta)、チタン(Ti)、クロム(Cr)から選ばれた元素、または前記元素を成分とする化合物或いは合金から形成してもよい。

【0027】

また、本発明において用いるレーザービームは、YAGレーザーの第2高調波に限らない。前記レーザービームは半導体膜および半導体膜が形成されている基板を透過することが必須条件である。そこで、図2(B)および図3(B)より、前記レーザービームの波長は350nm以上(好ましくは400nm以上)であるとする。

【0028】

また、半導体膜として非晶質半導体膜や微結晶半導体膜があり、非晶質珪素膜のほかに、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

【0029】

以上のように、本発明は、反射板を利用して、半導体膜の結晶化を行なうことで、位置制御され、かつ、大粒径の結晶粒を有する結晶質半導体膜を形成するこ

とができる。また、前記反射板は1度作製しておけば、何度でも利用することができる。

【0030】

そして、大粒径の結晶粒を有する結晶質半導体膜を得ることにより、半導体装置の性能を大幅に向上させうる。例えば、TFTを例に挙げると、結晶粒の粒径が大きくなることでチャネル形成領域に含まれうる結晶粒界の本数を少なくすることができる。即ち、チャネル形成領域に結晶粒界が1本、好ましくは0本であるようなTFTを作製することも可能となる。また、個々の結晶粒は実質的に単結晶と見なせる結晶性を有することから、単結晶半導体を用いたトランジスタと同等もしくはそれ以上の高いモビリティ（電界効果移動度）を得ることも可能である。

【0031】

さらに、キャリアが結晶粒界を横切る回数を極端に減らすことができるため、オン電流値（TFTがオン状態にある時に流れるドレイン電流値）、オフ電流値（TFTがオフ状態にある時に流れるドレイン電流値）、しきい値電圧、S値及び電界効果移動度のバラツキを低減することも可能となる。

【0032】

【発明の実施の形態】

本発明の実施形態について、以下に図6～図8を用いて説明する。

【0033】

まず、反射板の作製方法について、図6を用いて説明する。図6において、基板20としては、ガラス基板や合成石英ガラス基板を用いる。また、処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。

【0034】

そして、基板20上に公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により反射膜21を成膜する。反射膜21としては、結晶化の際に用いるレーザビームの波長に対し、反射率が高く、かつ、処理温度に耐えうる耐熱性を有する膜が望ましい。結晶化に最適な反射率は、半導体膜の状態やレーザビームの波長等による。

【0035】

そして、前記反射膜を所望の形状にパターニングして、複数の反射層22を形成する。図6(B)に、反射層が形成された基板の断面図と上面図を示す。反射層22の幅や反射層22を形成する間隔は、形成される結晶粒の大きさを考慮して形成するとよい。例えば、図6(B)で示すように、上面形状がストライプ状である反射層を周期的に形成する方法もある。このとき、反射層の幅は1～10 μ mとし、0.1～10 μ mの間隔で形成するのが望ましい。

【0036】

以上のようにして、反射板を作製する。この反射板は1度作製すれば、何度でもレーザ照射する際に利用することができる。

【0037】

次に、半導体膜基板の作製方法について、図7を用いて説明する。図7において、基板30として、透光性を有する基板が望ましく、ガラス基板や合成石英ガラス基板を用いるとよい。そして、基板30上に下地絶縁膜31および半導体膜32を公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により形成しておく。下地絶縁膜31は、結晶化に用いるレーザビームの波長に対し、酸化珪素膜や酸化窒化珪素膜などの透過率の高い膜とする。

【0038】

以上のようにして、半導体膜基板を作製する。

【0039】

このような作製方法によって半導体膜基板および反射板を用意し、半導体膜の結晶化を行なう。結晶化の工程ではまず、半導体膜が含有する水素を放出させておくことが好ましく、400～500℃で1時間程度の加熱処理を行ない含有する水素量を前記半導体層に含まれる全原子数の5%以下にしてから結晶化させると膜表面の荒れを防ぐことが出来るので良い。

【0040】

そして、図8(A)に示すように、半導体膜基板の下方に反射板を設置して、半導体膜基板の上方からレーザビーム41を照射する。このとき、半導体膜基板と反射板とを接して設置しても良い。また、レーザビーム41としては、波長が

350nm以上（好ましくは400nm以上）のものを用いる。例えば、YAGレーザ、ガラスレーザ、Arレーザ、YLFレーザ、YVO₄レーザ等を用いれば良い。これらのレーザを用いる場合には、レーザ発振器から放射されたレーザビームを光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、YAGレーザの第2高調波を用いる場合にはパルス発振周波数1～300Hzとし、レーザーエネルギー密度を300～1000mJ/cm²（代表的には350～800mJ/cm²）とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザビームを基板全面に渡って照射する。この時、線状ビームを重ね合わせて照射しても良い。例えば、重ね合わせ率（オーバーラップ率）を50～98%として行なってもよい。

【0041】

半導体膜基板を透過したレーザビームは、反射層によって反射されたレーザビーム42と、反射されないレーザビーム43になる。反射されたレーザビーム42は、再び半導体膜32を部分的に照射する。

【0042】

レーザビーム41、42の照射により半導体膜32は完全溶融状態になる。前記半導体膜32には、反射層によって反射されたレーザビーム42が照射された領域および照射されない領域がある。このようなレーザビームの照射強度の分布により、前記半導体膜において、図8（C）に示すような温度の分布ができる。前記半導体膜において、温度の低い領域は、温度の高い領域より早く冷却し、結晶核45が生成する。このとき、温度の高い領域はまだ完全溶融状態である。完全溶融領域において結晶核が生成するにはある程度時間が掛かる。そのため、完全溶融領域において結晶核が生成するまでの間に、結晶成長の先端である固液界面がラテラル方向に移動し、前記結晶核45は大粒径の結晶粒に成長する。このようにして、反射層の上方の半導体膜には大粒形の結晶粒が形成されることになる。つまり、反射層を所望の形状にすれば、半導体膜において任意の位置に大粒径の結晶粒を形成することができる。

【0043】

また、レーザビーム 4 1、4 2 の照射により半導体膜 3 2 が完全熔融することなく、固相半導体領域が部分的に残存している場合は、前記固相半導体領域から結晶成長が始まる。この場合にも、やはり半導体膜において図 8 (C) に示すような温度の分布ができるので、図 8 (E) に示すようにラテラル方向に結晶成長し、位置制御された大粒径の結晶粒を形成することができる。

【 0 0 4 4 】

このようにして、位置制御され、しかも大粒径の結晶粒を有する結晶質半導体膜 4 6 を形成することができる。

【 0 0 4 5 】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行なうこととする。

【 0 0 4 6 】

【実施例】

[実施例 1]

本発明の実施例について、以下に図 6 ～図 8 を用いて説明する。

【 0 0 4 7 】

まず、反射板の作製方法について、図 6 を用いて説明する。図 6 において、基板 2 0 としては、ガラス基板や合成石英ガラス基板を用いる。また、処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。本実施例では、コーニング社製 1 7 3 7 基板ガラスを用いた。

【 0 0 4 8 】

そして、基板 2 0 上に公知の手段（スパッタ法、LPCVD 法、またはプラズマ CVD 法等）により反射膜 2 1 を成膜する。反射膜 2 1 としては、結晶化の際に用いるレーザビームの波長に対し、反射率が高く、かつ、処理温度に耐えうる耐熱性を有する膜が望ましい。結晶化に最適な反射率は、半導体膜の状態やレーザビームの波長等による。本実施例では、タンタル (Ta) をスパッタ法により形成した。

【 0 0 4 9 】

そして、前記反射膜を所望の形状にパターンニングして、複数の反射層 2 2 を形

成する。図 6 (B) に、反射層が形成された基板の断面図と上面図を示す。反射層 2 2 の幅や反射層 2 2 を形成する間隔は、形成される結晶粒の大きさを考慮して形成するとよい。本実施例では、結晶粒の大きさを $3 \mu\text{m}$ と見積もり、反射層の幅を $6 \mu\text{m}$ とし、 $0.5 \mu\text{m}$ 間隔で形成した。

【0050】

以上のようにして、反射板を作製する。

【0051】

次に、半導体膜基板の作製方法について、図 7 を用いて説明する。基板 3 0 として、透光性を有する基板が望ましく、ガラス基板や合成石英ガラス基板を用いるとよい。本実施例では、コーニング社製 1 7 3 7 基板ガラスを用いた。そして、基板 3 0 上に下地絶縁膜 3 1 および半導体膜 3 2 を公知の手段（スパッタ法、LPCVD 法、またはプラズマ CVD 法等）により形成しておく。下地絶縁膜 3 1 は、結晶化に用いるレーザービームの波長に対し、酸化珪素膜や酸化窒化珪素膜などの透過率の高い膜とする。本実施例では、プラズマ CVD 法により酸化珪素膜 150 nm 形成した後、続けて非晶質珪素膜 55 nm を形成した。

【0052】

以上のようにして、半導体膜基板を作製する。

【0053】

このような作製方法によって半導体膜基板および反射板を用意し、半導体膜の結晶化を行なう。結晶化の工程ではまず、半導体膜が含有する水素を放出させておくことが好ましく、 $400 \sim 500^\circ\text{C}$ で 1 時間程度の加熱処理を行ない含有する水素量を前記半導体層に含まれる全原子数の 5 % 以下にしてから結晶化させると膜表面の荒れを防ぐことが出来るので良い。

【0054】

そして、図 8 (A) に示すように、半導体膜基板の下方に反射板を設置して、半導体膜基板の上方からレーザービーム 4 1 を照射する。このとき、半導体膜基板と反射板とを接して設置しても良い。また、レーザービーム 4 1 としては、波長が 350 nm 以上（好ましくは 400 nm 以上）のものをを用いる。例えば、YAG レーザ、ガラスレーザ、Ar レーザ、YLF レーザ、 YVO_4 レーザ等を用いれ

ば良い。これらのレーザを用いる場合には、レーザ発振器から放射されたレーザビームを光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、YAGレーザの第2高調波を用いる場合にはパルス発振周波数1～300Hzとし、レーザエネルギー密度を300～1000mJ/cm²(代表的には350～800mJ/cm²)とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザビームを基板全面に渡って照射し、この時の線状ビームの重ね合わせ率(オーバーラップ率)を50～98%として行なえばよい。本実施例では、YAGレーザの第2高調波を用いて、レーザアニールを行なった。

【0055】

半導体膜基板を透過したレーザビームは、反射層によって反射されたレーザビーム42と、反射されないレーザビーム43になる。反射されたレーザビーム42は、再び半導体膜32を部分的に照射する。

【0056】

レーザビーム41、42の照射により半導体膜32は完全熔融状態になる。前記半導体膜32には、反射層によって反射されたレーザビーム42が照射された領域および照射されない領域がある。このようなレーザビームの照射強度の分布により、前記半導体膜において、図8(C)に示すような温度の分布ができる。前記半導体膜において、温度の低い領域は、温度の高い領域より早く冷却し、結晶核45が生成する。このとき、温度の高い領域はまだ完全熔融状態である。完全熔融領域において結晶核が生成するにはある程度時間が掛かる。そのため、完全熔融領域において結晶核が生成するまでの間に、結晶成長の先端である固液界面がラテラル方向に移動し、前記結晶核45は大粒径の結晶粒に成長する。このようにして、反射層の上方の半導体膜には大粒形の結晶粒が形成されることになる。つまり、反射層を所望の形状にすれば、半導体膜において任意の位置に大粒径の結晶粒を形成することができる。

【0057】

このようにして、位置制御され、しかも大粒径の結晶粒を有する結晶質半導体膜46を形成することができる。

【 0 0 5 8 】

[実施例 2]

本実施例では、反射板における反射層の配置の例を図 9 および図 1 0 を用いて説明する。

【 0 0 5 9 】

まず、実施例 1 にしたがって、図 6 (A) の状態を得る。

【 0 0 6 0 】

そして、半導体膜において T F T のチャネル形成領域となる部分と、反射板における反射層とが重なるように、反射膜をエッチングして反射層を形成する。(図 9 (A)) このように反射層を形成することで、レーザアニールによって半導体膜の結晶化を行なったときに、チャネル形成領域に大粒径の結晶粒が形成される。

【 0 0 6 1 】

また、半導体膜において T F T の活性領域となる部分と、反射板における反射層とが重なるように、重なるように反射膜をエッチングして反射層を形成する。(図 9 (B) および (図 9 (C)) このように反射層を形成することで、レーザアニールによって半導体膜の結晶化を行なったときに、活性領域に大粒径の結晶粒が形成される。

【 0 0 6 2 】

また、半導体膜基板において、ゲートドライバ 5 1、ソースドライバ 5 2 および画素 5 4 が形成される領域を考慮して、反射板において、図 1 0 (A) や図 1 0 (C) のように反射層 5 4 を形成する方法もある。

【 0 0 6 3 】

また、図 1 0 (A) で作製された反射板を 9 0 度回転させて用いれば、図 1 0 (B) のような配置となる。

【 0 0 6 4 】

以上のように、反射板における反射層の配置の方法はさまざまであるが、いずれの場合においても、半導体膜基板の下方に反射板を設置して、前記半導体膜基板の上方からレーザビームを照射して半導体膜の結晶化を行なうと、所望の位置

に大粒径の結晶粒を形成することができる。

【0065】

なお、図9および図10は、反射層の配置の一例であって、反射層の配置の方法はこれらに限るものではなく、また、反射層は同じ幅、長さおよび間隔で形成しなくてもよい。

【0066】

[実施例3]

本実施例ではアクティブマトリクス基板の作製方法について図11～14を用いて説明する。

【0067】

まず、反射板を作製する。反射板の基板303として、コーニング社製の7059ガラスや1737ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板や石英基板を用いる。また、本実施例の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。本実施例では、1737ガラス基板を用いた。前記基板303上に公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により反射膜を成膜する。反射膜としては、結晶化の際に用いるレーザビームの波長に対し、反射率が高く、かつ、処理温度に耐えうる耐熱性を有する膜が望ましい。結晶化に最適な反射率は、半導体膜の状態やレーザビームの波長等による。本実施例では、タンタル（Ta）をスパッタ法により形成した。

【0068】

そして、前記反射膜を所望の形状にパターンニングして、複数の反射層304を形成する。反射層304の幅や反射層を形成する間隔は、形成される結晶粒の大きさを考慮して形成するとよい。本実施例では、活性領域が形成される半導体膜に反射したレーザビームも照射するために、活性領域の幅に合わせて反射層を形成した。もちろん、反射層の形状は図11（A）に限らない。

【0069】

以上のようにして、反射板を作製することができる。（図11（A））

【0070】

次に、半導体膜基板を作製する。半導体膜基板の基板 3 0 0 として、コーニング社製の 7 0 5 9 ガラスや 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板や合成石英ガラス基板を用いる。また、本実施例の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。本実施例では、コーニング社製の 1 7 3 7 ガラス基板を用いた。

【 0 0 7 1 】

次いで、基板 3 0 0 上に酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜から成る下地膜 3 0 1 を形成する。本実施例では下地膜 3 0 1 として 2 層構造を用いるが、前記絶縁膜の単層膜または 2 層以上積層させた構造を用いても良い。下地膜 3 0 1 の一層目としては、プラズマ CVD 法を用い、 SiH_4 、 NH_3 、及び N_2O を反応ガスとして成膜される酸化窒化珪素膜 3 0 1 a を 1 0 ~ 2 0 0 nm (好ましくは 5 0 ~ 1 0 0 nm) 形成する。本実施例では、膜厚 5 0 nm の酸化窒化珪素膜 3 0 1 a (組成比 $\text{Si} = 3 2 \%$ 、 $\text{O} = 2 7 \%$ 、 $\text{N} = 2 4 \%$ 、 $\text{H} = 1 7 \%$) を形成した。次いで、下地膜 3 0 1 の二層目としては、プラズマ CVD 法を用い、 SiH_4 、及び N_2O を反応ガスとして成膜される酸化窒化珪素膜 3 0 1 b を 5 0 ~ 2 0 0 nm (好ましくは 1 0 0 ~ 1 5 0 nm) の厚さに積層形成する。本実施例では、膜厚 1 0 0 nm の酸化窒化珪素膜 4 0 1 b (組成比 $\text{Si} = 3 2 \%$ 、 $\text{O} = 5 9 \%$ 、 $\text{N} = 7 \%$ 、 $\text{H} = 2 \%$) を形成した。

【 0 0 7 2 】

次いで、下地膜上に半導体膜 3 0 2 を形成する。半導体膜 3 0 2 は、非晶質構造を有する半導体膜を公知の手段 (スパッタ法、LPCVD 法、またはプラズマ CVD 法等) により、2 5 ~ 8 0 nm (好ましくは 3 0 ~ 6 0 nm) の厚さで形成する。半導体膜の材料に限定はないが、好ましくは珪素または珪素ゲルマニウム (SiGe) 合金などで形成すると良い。本実施例では、プラズマ CVD 法を用い、5 5 nm の非晶質珪素膜を成膜した。

【 0 0 7 3 】

このような方法により半導体膜基板および反射板を用意し、半導体膜の結晶化を行なう。結晶化の工程ではまず、半導体膜が含有する水素を放出させておくこ

とが好ましく、400～500℃で1時間程度の加熱処理を行ない含有する水素量を前記半導体層に含まれる全原子数の5%以下にしてから結晶化させると膜表面の荒れを防ぐことが出来るので良い。

【0074】

そして、図11(A)に示すように、半導体膜基板の下方に反射板を設置して、半導体膜基板の上方からレーザービームを照射する。このとき、半導体膜基板と反射板とを接して設置しても良い。また、レーザービームとしては、波長が350nm以上（好ましくは400nm以上）のものを用いる。例えば、YAGレーザー、ガラスレーザー、Arレーザー、YLFレーザー、YVO₄レーザー等を用いれば良い。これらのレーザーを用いる場合には、レーザー発振器から放射されたレーザービームを光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、YAGレーザーの第2高調波を用いる場合にはパルス発振周波数1～300Hzとし、レーザーエネルギー密度を300～1000mJ/cm²（代表的には350～800mJ/cm²）とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザービームを基板全面に渡って照射する。本実施例では、YAGレーザーの第2高調波を光学系を用いて線状に加工して、レーザーアニールを行なった。

【0075】

半導体膜基板を透過したレーザービームは、反射層によって反射されたレーザービームと、反射されないレーザービームになる。反射されたレーザービームは、再び半導体膜を照射する。

【0076】

レーザービームの照射により半導体膜302は完全溶融状態になる。前記半導体膜302には、反射層によって反射されたレーザービームが照射された領域および照射されない領域がある。そのため、前記半導体膜において、レーザービームの照射強度の分布が生じ、温度の分布ができる。温度の低い領域は、温度の高い領域より早く冷却し、結晶核が生成する。このとき、温度の高い領域がまだ完全溶融状態である。完全溶融領域において結晶核が生成するにはある程度時間が掛かる。そのため、完全溶融領域において結晶核が生成するまでの間に、結晶成長の先

端である固液界面がラテラル方向に移動し、前記結晶核は大粒径の結晶粒に成長する。このようにして、反射層の上方の半導体膜には大粒形の結晶粒が形成されることになる。このようにして、位置制御され、しかも大粒径の結晶粒を有する結晶質半導体膜を形成することができる。

【 0 0 7 7 】

続いて、この結晶質珪素膜をフォトリソグラフィ法を用いたパターンニング処理によって、半導体層 4 0 2 ~ 4 0 6 を形成した。

【 0 0 7 8 】

半導体層 4 0 2 ~ 4 0 6 を形成した後、T F T のしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行なってもよい。

【 0 0 7 9 】

次いで、半導体層 4 0 2 ~ 4 0 6 を覆うゲート絶縁膜 4 0 7 を形成する。ゲート絶縁膜 4 0 7 はプラズマ C V D 法またはスパッタ法を用い、厚さを 4 0 ~ 1 5 0 n m として珪素を含む絶縁膜で形成する。本実施例では、プラズマ C V D 法により 1 1 0 n m の厚さで酸化窒化珪素膜（組成比 S i = 3 2 %、O = 5 9 %、N = 7 %、H = 2 %）で形成した。もちろん、ゲート絶縁膜は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。

【 0 0 8 0 】

また、酸化珪素膜を用いる場合には、プラズマ C V D 法で T E O S（Tetraethyl Orthosilicate）と O₂ とを混合し、反応圧力 4 0 Pa、基板温度 3 0 0 ~ 4 0 0 °C とし、高周波（1 3 . 5 6 M H z）電力密度 0 . 5 ~ 0 . 8 W / c m² で放電させて形成することができる。このようにして作製される酸化珪素膜は、その後 4 0 0 ~ 5 0 0 °C の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

【 0 0 8 1 】

次いで、図 1 1（B）に示すように、ゲート絶縁膜 4 0 7 上に膜厚 1 0 0 ~ 5 0 0 n m の導電膜 4 0 8 を形成する。本実施例では、膜厚 4 0 0 n m の W 膜からなる導電膜 4 0 8 を積層形成した。W 膜は、W のターゲットを用いたスパッタ法

で形成した。その他に 6 フッ化タングステン (WF_6) を用いる熱 CVD 法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W 膜の抵抗率は $20 \mu\Omega\text{cm}$ 以下にすることが望ましい。W 膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W 膜中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。従って、本実施例では、高純度の W (純度 99.9999%) のターゲットを用いたスパッタ法で、さらに成膜時に気相中からの不純物の混入がないように十分配慮して W 膜を形成することにより、抵抗率 $9 \sim 20 \mu\Omega\text{cm}$ を実現することができた。

【0082】

なお、本実施例では、導電膜 408 を W としたが、特に限定されず、いずれも Ta、W、Ti、Mo、Al、Cu、Cr、Nd から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした結晶質珪素膜に代表される半導体膜を用いてもよい。また、AgPdCu 合金を用いてもよい。

【0083】

次に、フォトリソグラフィ法を用いてレジストからなるマスク 410~415 を形成し、電極及び配線を形成するための第 1 のエッチング処理を行なう。本実施例では第 1 のエッチング処理として、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング用ガスに CF_4 と Cl_2 と O_2 とを用い、それぞれのガス流量比を $25/25/10$ (sccm) とし、1Pa の圧力でコイル型の電極に 500W の RF (13.56MHz) 電力を投入してプラズマを生成してエッチングを行なった。ここでは、松下電器産業 (株) 製の ICP を用いたドライエッチング装置 (Model E645-□ICP) を用いた。基板側 (試料ステージ) にも 150W の RF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。この第 1 のエッチング処理により W 膜をエッチングして導電層の端部をテーパ形状とする。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10~20% 程度の割合でエッチング時間を増加させると良い。

【0084】

上記第1のエッチング処理では、レジストからなるマスクの形状に適したものとすることにより、基板側に印加するバイアス電圧の効果により導電層の端部がテーパ形状となる。このテーパ部の角度は $15 \sim 45^\circ$ となる。416はゲート絶縁膜であり、第1の形状の導電層417～422で覆われない領域は $20 \sim 50 \text{ nm}$ 程度エッチングされ薄くなった領域が形成される。

【0085】

そして、レジストからなるマスクを除去せずに第1のドーピング処理を行ない、半導体層にn型を付与する不純物元素を低濃度に添加する。(図12(A))
ドーピング処理はイオンドーピング法、若しくはイオン注入法で行なえば良い。イオンドーピング法の条件はドーズ量を $1 \times 10^{12} \sim 5 \times 10^{15} / \text{cm}^2$ とし、加速電圧を $30 \sim 120 \text{ keV}$ として行なう。本実施例ではドーズ量を $1.5 \times 10^{14} / \text{cm}^2$ とし、加速電圧を 80 keV として行なった。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いるが、ここではリン(P)を用いた。この場合、導電層417～421がn型を付与する不純物元素に対するマスクとなり、自己整合的に低濃度不純物領域306～310が形成される。

【0086】

次いで、レジストからなるマスクを除去した後、新たにレジストからなるマスク320a～320eを形成して、図12(B)に示すように、第2のドーピング処理を行なう。この場合、第1のドーピング処理よりもドーズ量を上げて、 $30 \sim 120 \text{ keV}$ の加速電圧で、n型を付与する不純物元素を高濃度に添加する。高濃度不純物領域423a～427aには $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の濃度範囲でn型を付与する不純物元素を添加する。本実施例ではドーズ量を $1.5 \times 10^{15} / \text{cm}^2$ とし、加速電圧を 80 keV として行なった。こうして、高濃度不純物領域423a～427aおよび低濃度不純物領域423b～427bが形成される。

【0087】

次いで、レジストからなるマスクを除去した後、新たにレジストからなるマスク445a～445cを形成して第3のドーピング処理を行なう。(図12(C))

)) この第3のドーピング処理により、pチャネル型TFTの活性層となる半導体層に前記一導電型とは逆の導電型を付与する不純物元素が添加された不純物領域446a、447aを形成する。導電層418、421を不純物元素に対するマスクとして用い、p型を付与する不純物元素を添加して自己整合的に不純物領域を形成する。本実施例では、不純物領域446a、447aはジボラン(B_2H_6)を用いたイオンドープ法で形成する。この第3のドーピング処理の際には、nチャネル型TFTを形成する半導体層はレジストからなるマスク445a～445cで覆われている。第1のドーピング処理及び第2のドーピング処理によって、不純物領域446a、447aにはそれぞれ異なる濃度でリンが添加されているが、そのいずれの領域においてもp型を付与する不純物元素の濃度を $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ となるようにドーピング処理することにより、pチャネル型TFTのソース領域およびドレイン領域として機能するために何ら問題は生じない。

【0088】

以上までの工程で、それぞれの半導体層に不純物領域が形成される。

【0089】

次いで、レジストからなるマスク445a～445cを除去して第1の層間絶縁膜461を形成する。(図13(A))この第1の層間絶縁膜461としては、プラズマCVD法またはスパッタ法を用い、厚さを100～200nmとして珪素を含む絶縁膜で形成する。本実施例では、プラズマCVD法により膜厚150nmの酸化窒化珪素膜を形成した。もちろん、第1の層間絶縁膜461は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。

【0090】

次いで、図13(A)に示すように、加熱処理を行なって、半導体層の結晶性の回復、それぞれの半導体層に添加された不純物元素の活性化を行なう。この加熱処理はファーネスアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～550℃で行なえばよく、本実施例で

は 5 5 0℃、4 時間の熱処理で活性化処理を行なった。なお、熱アニール法の他に、レーザアニール法、またはラピッドサーマルアニール法（RTA法）を適用することができる。

【0091】

また、第1の層間絶縁膜を形成する前に加熱処理を行なっても良い。ただし、用いた配線材料が熱に弱い場合には、本実施例のように配線等を保護するため層間絶縁膜（珪素を主成分とする絶縁膜、例えば窒化珪素膜）を形成した後で活性化処理を行なうことが好ましい。

【0092】

さらに、3～100%の水素を含む雰囲気中で、300～550℃で1～12時間の熱処理を行ない、半導体層を水素化する工程を行なう。本実施例では水素を約3%の含む窒素雰囲気中で410℃、1時間の熱処理を行なった。この工程は層間絶縁膜に含まれる水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行なっても良い。

【0093】

また、活性化処理としてレーザアニール法を用いる場合には、上記水素化を行なった後、エキシマレーザやYAGレーザ等のレーザビームを照射することが望ましい。

【0094】

次いで、第1の層間絶縁膜461上に無機絶縁膜材料または有機絶縁物材料から成る第2の層間絶縁膜462を形成する。本実施例では、膜厚1.6μmのアクリル樹脂膜を形成したが、粘度が10～1000cP、好ましくは40～200cPのものをいい、表面に凸凹が形成されるものを用いた。

【0095】

本実施例では、鏡面反射を防ぐため、表面に凸凹が形成される第2の層間絶縁膜を形成することによって画素電極の表面に凸凹を形成した。また、画素電極の表面に凹凸を持たせて光散乱性を図るため、画素電極の下方の領域に凸部を形成してもよい。その場合、凸部の形成は、TFTの形成と同じフォトマスクで行な

うことができるため、工程数の増加なく形成することができる。なお、この凸部は配線及びTFT部以外の画素部領域の基板上に適宜設ければよい。こうして、凸部を覆う絶縁膜の表面に形成された凸凹に沿って画素電極の表面に凸凹が形成される。

【0096】

また、第2の層間絶縁膜462として表面が平坦化する膜を用いてもよい。その場合は、画素電極を形成した後、公知のサンドブラスト法やエッチング法等の工程を追加して表面を凹凸化させて、鏡面反射を防ぎ、反射光を散乱させることによって白色度を増加させることが好ましい。

【0097】

そして、駆動回路506において、各不純物領域とそれぞれ電氣的に接続する配線463～467を形成する。なお、これらの配線は、膜厚50nmのTi膜と、膜厚500nmの合金膜（AlとTiとの合金膜）との積層膜をパターンニングして形成する。

【0098】

また、画素部507においては、画素電極470、ゲート配線469、接続電極468を形成する。（図13（B））この接続電極468によりソース配線（443bと449の積層）は、画素TFTと電氣的な接続が形成される。また、ゲート配線469は、画素TFTのゲート電極と電氣的な接続が形成される。また、画素電極470は、画素TFTのドレイン領域442と電氣的な接続が形成され、さらに保持容量を形成する一方の電極として機能する半導体層458と電氣的な接続が形成される。また、画素電極470としては、AlまたはAgを主成分とする膜、またはそれらの積層膜等の反射性の優れた材料を用いることが望ましい。

【0099】

以上の様にして、nチャネル型TFT501とpチャネル型TFT502からなるCMOS回路、及びnチャネル型TFT503を有する駆動回路506と、画素TFT504、保持容量505とを有する画素部507を同一基板上に形成することができる。こうして、アクティブマトリクス基板が完成する。

【0100】

また、本実施例で作製するアクティブマトリクス基板の画素部の上面図を図14に示す。なお、図11～図13に対応する部分には同じ符号を用いている。図13中の鎖線A-A'は図14中の鎖線A-A'で切断した断面図に対応している。また、図13中の鎖線B-B'は図14中の鎖線B-B'で切断した断面図に対応している。

【0101】

[実施例4]

本実施例では、本発明を用いてEL（エレクトロルミネセンス）表示装置を作製した例について説明する。なお、図15は本発明のEL表示装置の断面図である。

【0102】

図15において、基板700上に設けられたスイッチングTFT603は図13（B）のnチャネル型TFT503を用いて形成される。したがって、構造の説明はnチャネル型TFT503の説明を参照すれば良い。

【0103】

なお、本実施例ではチャネル形成領域が二つ形成されるダブルゲート構造としているが、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【0104】

基板700上に設けられた駆動回路は図13（B）のCMOS回路を用いて形成される。従って、構造の説明はnチャネル型TFT501とpチャネル型TFT502の説明を参照すれば良い。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

【0105】

また、配線701、703はCMOS回路のソース配線、702はドレイン配線として機能する。また、配線704はソース配線708とスイッチングTFTのソース領域とを電氣的に接続する配線として機能し、配線705はドレイン配線709とスイッチングTFTのドレイン領域とを電氣的に接続する配線として

機能する。

【0106】

なお、電流制御TFT604は図13(B)のpチャネル型TFT502を用いて形成される。従って、構造の説明はpチャネル型TFT502の説明を参照すれば良い。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

【0107】

また、配線706は電流制御TFTのソース配線（電流供給線に相当する）であり、707は後工程で形成される画素電極710と電氣的に接続する電極である。

【0108】

710は無機絶縁膜材料または有機絶縁物材料から成る第3の層間絶縁膜である。また、第2の層間絶縁膜710として表面が平坦化する膜を用いてもよい。

【0109】

そして、画素部において、電極706と電氣的に接続する画素電極711を形成する。なお、711は、透明導電膜からなる画素電極（EL素子の陽極）である。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

【0110】

画素電極711を形成後、図15に示すようにバンク712を形成する。バンク712は100～400nmの珪素を含む絶縁膜もしくは有機樹脂膜をパターンニングして形成すれば良い。なお、バンク712は絶縁膜であるため、成膜時における素子の静電破壊には注意が必要である。本実施例ではバンク712の材料となる絶縁膜中にカーボン粒子や金属粒子を添加して抵抗率を下げ、静電気の発生を抑制する。この際、抵抗率は $1 \times 10^6 \sim 1 \times 10^{12} \Omega \text{m}$ （好ましくは $1 \times 10^8 \sim 1 \times 10^{10} \Omega \text{m}$ ）となるようにカーボン粒子や金属粒子の添加量を調節すれば良い。

【0111】

画素電極 7 1 1 の上には E L 層 7 1 3 が形成される。なお、図 1 5 では一画素しか図示していないが、本実施例では R (赤)、G (緑)、B (青) の各色に対応した E L 層を作り分けている。また、本実施例では蒸着法により低分子系有機 E L 材料を形成している。具体的には、正孔注入層として 2 0 n m 厚の銅フタロシアニン (C u P c) 膜を設け、その上に発光層として 7 0 n m 厚のトリスー 8 - キノリノラトアルミニウム錯体 (A l q₃) 膜を設けた積層構造としている。A l q₃ にキナクリドン、ペリレンもしくは D C M 1 といった蛍光色素を添加することで発光色を制御することができる。

【 0 1 1 2 】

但し、以上の例は E L 層として用いることのできる有機 E L 材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせて E L 層 (発光及びそのためのキャリアの移動を行わせるための層) を形成すれば良い。例えば、本実施例では低分子系有機 E L 材料を E L 層として用いる例を示したが、高分子系有機 E L 材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機 E L 材料や無機材料は公知の材料を用いることができる。

【 0 1 1 3 】

次に、E L 層 7 1 3 の上には導電膜からなる陰極 7 1 4 が設けられる。本実施例の場合、導電膜としてアルミニウムとリチウムとの合金膜を用いる。勿論、公知の M g A g 膜 (マグネシウムと銀との合金膜) を用いても良い。陰極材料としては、周期表の 1 族もしくは 2 族に属する元素からなる導電膜もしくはそれらの元素を添加した導電膜を用いれば良い。

【 0 1 1 4 】

この陰極 7 1 4 まで形成された時点で E L 素子 7 1 5 が完成する。なお、ここでいう E L 素子 7 1 5 は、画素電極 (陽極) 7 1 1、E L 層 7 1 3 及び陰極 7 1 4 で形成されたコンデンサを指す。

【 0 1 1 5 】

E L 素子 7 1 5 を完全に覆うようにしてパッシベーション膜 7 1 6 を設けることは有効である。パッシベーション膜 7 1 6 としては、炭素膜、窒化珪素膜もし

くは窒化酸化珪素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層で用いる。

【0116】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特にDLC（ダイヤモンドライクカーボン）膜を用いることは有効である。DLC膜は室温から100℃以下の温度範囲で成膜可能であるため、耐熱性の低いEL層713の上方にも容易に成膜することができる。また、DLC膜は酸素に対するブロッキング効果が高く、EL層713の酸化を抑制することが可能である。そのため、この後に続く封止工程を行なう間にEL層713が酸化するといった問題を防止できる。

【0117】

さらに、パッシベーション膜716上に封止材717を設け、カバー材718を貼り合わせる。封止材717としては紫外線硬化樹脂を用いれば良く、内部に吸湿効果を有する物質もしくは酸化防止効果を有する物質を設けることは有効である。また、本実施例においてカバー材718はガラス基板や合成石英ガラス基板やプラスチック基板（プラスチックフィルムも含む）の両面に炭素膜（好ましくはダイヤモンドライクカーボン膜）を形成したものをを用いる。

【0118】

こうして図15に示すような構造のEL表示装置が完成する。なお、バンク712を形成した後、パッシベーション膜716を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の成膜装置を用いて、大気解放せずに連続的に処理することは有効である。また、さらに発展させてカバー材718を貼り合わせる工程までを大気解放せずに連続的に処理することも可能である。

【0119】

さらに、図15を用いて説明したように、ゲート電極に絶縁膜を介して重なる不純物領域を設けることによりホットキャリア効果に起因する劣化に強いnチャネル型TFETを形成することができる。そのため、信頼性の高いEL表示装置を実現できる。

【0120】

また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の製造工程に従えば、その他にも信号分割回路、D/Aコンバータ、オペアンプ、 γ 補正回路などの論理回路を同一の絶縁体上に形成可能であり、さらにはメモリやマイクロプロセッサをも形成しうる。

【0121】

さらに、EL素子を保護するための封止（または封入）工程まで行なった後の本実施例のEL発光装置について図16を用いて説明する。なお、必要に応じて図15で用いた符号を引用する。

【0122】

図16（A）は、EL素子の封止までを行なった状態を示す上面図、図16（B）は図16（A）をC-C'で切断した断面図である。点線で示された801はソース側駆動回路、806は画素部、807はゲート側駆動回路である。また、901はカバー材、902は第1シール材、903は第2シール材であり、第1シール材902で囲まれた内側には封止材907が設けられる。

【0123】

なお、904はソース側駆動回路801及びゲート側駆動回路807に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）905からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。本明細書におけるEL表示装置には、EL表示装置本体だけでなく、それにFPCもしくはPWBが取り付けられた状態をも含むものとする。

【0124】

次に、断面構造について図16（B）を用いて説明する。基板700の上方には画素部806、ゲート側駆動回路807が形成されており、画素部806は電流制御TFT604とそのドレインに電氣的に接続された画素電極710を含む複数の画素により形成される。また、ゲート側駆動回路807はnチャネル型TFT601とpチャネル型TFT602とを組み合わせたCMOS回路（図14参照）を用いて形成される。

【0125】

画素電極711はEL素子の陽極として機能する。また、画素電極711の両端にはバンク712が形成され、画素電極711上にはEL層713およびEL素子の陰極714が形成される。

【0126】

陰極714は全面素に共通の配線としても機能し、接続配線904を経由してFPC905に電氣的に接続されている。さらに、画素部806及びゲート側駆動回路807に含まれる素子は全て陰極714およびパッシベーション膜716で覆われている。

【0127】

また、第1シール材902によりカバー材901が貼り合わされている。なお、カバー材901とEL素子との間隔を確保するために樹脂膜からなるスペーサを設けても良い。そして、第1シール材902の内側には封止材907が充填されている。なお、第1シール材902、封止材907としてはエポキシ系樹脂を用いるのが好ましい。また、第1シール材902はできるだけ水分や酸素を透過しない材料であることが望ましい。さらに、封止材907の内部に吸湿効果をもつ物質や酸化防止効果をもつ物質を含有させても良い。

【0128】

EL素子を覆うようにして設けられた封止材907はカバー材901を接着するための接着剤としても機能する。また、本実施例ではカバー材901を構成するプラスチック基板901aの材料としてFRP (Fiberglass-Reinforced Plastics)、PVF (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリルを用いることができる。

【0129】

また、封止材907を用いてカバー材901を接着した後、封止材907の側面(露呈面)を覆うように第2シール材903を設ける。第2シール材903は第1シール材902と同じ材料を用いることができる。

【0130】

以上のような構造でEL素子を封止材907に封入することにより、EL素子

を外部から完全に遮断することができ、外部から水分や酸素等のE L層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高いE L表示装置が得られる。

【 0 1 3 1 】

[実施例 5]

本実施例では、アクティブマトリクス基板のT F T構造が異なる他の例を挙げ、液晶表示装置を作製する方法について図 1 7 および図 1 8 を用いて説明する。

【 0 1 3 2 】

図 1 7 に示すアクティブマトリクス基板は、nチャネル型T F T 5 0 1 とpチャネル型T F T 5 0 2 を有するC M O S回路部とnチャネル型T F T 5 0 3 から成るサンプリング回路とを有する駆動回路 5 0 6 と、画素T F T 5 0 4 と保持容量 5 0 5 を有する画素部 5 0 7 とが形成されている。駆動回路 5 0 6 のC M O S回路のT F Tはシフトレジスタ回路やバッファ回路などを形成し、サンプリング回路のT F Tは基本的にはアナログスイッチで形成する。

【 0 1 3 3 】

これらのT F Tは基板 8 0 8 に下地膜 8 0 9 を形成したのち、前記下地膜上の半導体層にチャネル形成領域やソース領域、ドレイン領域及びL D D領域などを設けて形成する。下地膜は実施例 1 ～実施例 3 と同様に形成し、半導体層は実施例 1 ～実施例 3 と同様に本発明を用いて形成する。

【 0 1 3 4 】

ゲート絶縁膜 8 1 1 上に形成するゲート電極 8 1 2 ～8 1 6 は第 1 の導電層および第 2 の導電層からなる積層構造となっているが、端部がテーパ形状となるように形成することに特徴がある。この形状は少なくとも3回のエッチングによって形成され、それぞれのエッチングによって形成されたゲート電極の形状を利用して、半導体層に不純物を導入している。

【 0 1 3 5 】

具体的には、第 1 のエッチング処理によって端部がテーパ形状となった第 1 の形状のゲート電極をマスクとし、自己整合的に第 1 のドーピング処理を行なって、高濃度不純物領域を形成する。次に、第 2 の導電層を選択的にエッチングし

て、第2の形状のゲート電極を形成する。前記第2の形状のゲート電極における第1の導電層のテーパ形状の部分を利用して、第2のドーピング処理を行ない、低濃度不純物領域を形成する。そして、nチャネル型TFTを作製する半導体層にマスクを設け、pチャネル型TFTおよび画素部における第1の導電層を選択的にエッチングして、第3の形状のゲート電極を形成する。そして、前記第3の形状のゲート電極をマスクとして、ゲート絶縁膜をエッチングする。続いて、nチャネル型TFTおよび画素部にマスクを設け、第3のドーピング処理を行なう。この第3のドーピング処理により、pチャネル型TFTの活性層となる半導体層に前記一導電型とは逆の導電型を付与する不純物元素が添加された不純物領域を形成する。

【0136】

第2の形状のゲート電極の第1の導電層のテーパ形状の部分を利用して形成されるLDD領域はnチャネル型TFTの信頼性を向上させるために設け、これによりホットキャリア効果によるオン電流の劣化を防止する。このLDD領域はイオンドープ法により当該不純物元素のイオンを電界で加速して、ゲート電極の端部及び該端部の近傍におけるゲート絶縁膜を通して半導体膜に添加する。

【0137】

このようにして、nチャネル型TFT501にはチャネル形成領域863の外側にLDD領域833、ソース領域またはドレイン領域819が形成され、LDD領域833はゲート電極812と重なるように形成されている。nチャネル型TFT503も同様な構成とし、チャネル形成領域865、ゲート電極と重なるLDD領域835、ソース領域またはドレイン領域821から成っている。一方、pチャネル型TFT502は、チャネル形成領域864の外側にLDD領域846、ソース領域またはドレイン領域845、844から成っている。

【0138】

画素部507において、nチャネル型TFTで形成される画素TFTはオフ電流の低減を目的としてマルチゲート構造で形成され、チャネル形成領域866の外側にLDD領域836、ソース領域またはドレイン領域822が設けられている。また、保持容量505は半導体層と、ゲート絶縁膜811と同じ層で形成さ

れる絶縁層と、容量配線 8 1 6 とから形成されている。前記半導体層には不純物元素が添加されていて、抵抗率が低いことにより容量配線に印加する電圧を低く抑えることができる。

【 0 1 3 9 】

層間絶縁膜は酸化珪素、窒化珪素、または酸化窒化珪素などの無機材料から成り、50～500nmの厚さの第1の層間絶縁膜 8 5 1 と、ポリイミド、アクリル、ポリイミドアミド、BCB（ベンゾシクロブテン）などの有機絶縁物材料から成る第2の層間絶縁膜 8 5 2 とで形成する。このように、第2の層間絶縁膜を有機絶縁物材料で形成することにより、表面を良好に平坦化させることができる。また、有機樹脂材料は一般に誘電率が低いので、寄生容量を低減することができる。しかし、吸湿性があり保護膜としては適さないので、第1の層間絶縁膜 8 5 1 と組み合わせて形成することが好ましい。

【 0 1 4 0 】

その後、所定のパターンのレジストマスクを形成し、それぞれの半導体層に形成されたソース領域またはドレイン領域に達するコンタクトホールを形成する。コンタクトホールの形成はドライエッチング法により行なう。この場合、エッチングガスに CF_4 、 O_2 、Heの混合ガスを用い有機樹脂材料から成る第2の層間絶縁膜 8 5 2 をまずエッチングし、その後、続いてエッチングガスを CF_4 、 O_2 として第1の層間絶縁膜 8 5 1 をエッチングする。

【 0 1 4 1 】

そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、レジストマスクパターンを形成し、エッチングによってソース領域及びドレイン配線 8 5 3 ～ 8 5 8 と、画素電極 8 6 2、ゲート配線 8 6 0、接続配線 8 5 9 を形成する。このようにして、アクティブマトリクス基板を形成することができる。

【 0 1 4 2 】

そして、図 1 7 のアクティブマトリクス基板上、少なくとも画素電極 8 6 2 上に配向膜 5 6 7 を形成しラビング処理を行なう（図 1 8）。なお、本実施例では配向膜 5 6 7 を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって基板間隔を保持するための柱状のスペーサ 5 7 2 を所望の位置に形

成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0143】

次いで、対向基板569を用意する。次いで、対向基板569上に着色層570、571、平坦化膜573を形成する。赤色の着色層570と青色の着色層572とを重ねて、遮光部を形成する。また、赤色の着色層と緑色の着色層とを一部重ねて、遮光部を形成してもよい。

【0144】

このように、ブラックマスク等の遮光層を形成することなく、各画素間の隙間を着色層の積層からなる遮光部で遮光することによって工程数の低減を可能とした。

【0145】

次いで、平坦化膜573上に透明導電膜からなる対向電極576を少なくとも画素部に形成し、対向基板の全面に配向膜574を形成し、ラビング処理を施した。

【0146】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材568で貼り合わせる。シール材568にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料575を注入し、封止剤（図示せず）によって完全に封止する。液晶材料575には公知の液晶材料を用いれば良い。このようにして図18に示す反射型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、対向基板のみに偏光板（図示しない）を貼りつけた。そして、公知の技術を用いてFPCを貼りつけた。

【0147】

以上のようにして作製される液晶表示パネルは各種電子機器の表示部として用いることができる。

【0148】

また、本実施例は実施例 1 乃至 3 と自由に組み合わせることが可能である。

【0149】

[実施例 6]

本発明を適用して、本願発明を実施して形成された CMOS 回路や画素部は様々な電気光学装置（アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型 EC ディスプレイ、アクティブマトリクス型 EL ディスプレイ）に用いることが出来る。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を実施出来る。

【0150】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 19、図 20 及び図 21 に示す。

【0151】

図 19（A）はパーソナルコンピュータであり、本体 2001、画像入力部 2002、表示部 2003、キーボード 2004 等を含む。本発明を表示部 2003 に適用することができる。

【0152】

図 19（B）はビデオカメラであり、本体 2101、表示部 2102、音声入力部 2103、操作スイッチ 2104、バッテリー 2105、受像部 2106 等を含む。本発明を表示部 2102 に適用することができる。

【0153】

図 19（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体 2201、カメラ部 2202、受像部 2203、操作スイッチ 2204、表示部 2205 等を含む。本発明は表示部 2205 に適用できる。

【0154】

図 19（D）はゴーグル型ディスプレイであり、本体 2301、表示部 2302、アーム部 2303 等を含む。本発明は表示部 2302 に適用することができる。

る。

【0155】

図19(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行なうことができる。本発明は表示部2402に適用することができる。

【0156】

図19(F)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)等を含む。本発明を表示部2502に適用することができる。

【0157】

図20(A)はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。本発明は投射装置2601の一部を構成する液晶表示装置2808やその他の駆動回路に適用することができる。

【0158】

図20(B)はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。本発明は投射装置2702の一部を構成する液晶表示装置2808やその他の駆動回路に適用することができる。

【0159】

なお、図20(C)は、図20(A)及び図20(B)中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図20(C)中において矢印で示した光路に

実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0160】

また、図20(D)は、図20(C)中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図20(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0161】

ただし、図20に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及び発光装置での適用例は図示していない。

【0162】

図21(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906等を含む。本発明を表示部2904に適用することができる。

【0163】

図21(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0164】

図21(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上(特に30インチ以上)のディスプレイには有利である。

【0165】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用

することが可能である。また、本実施例の電子機器は実施例 1 ～ 5 のどのような組み合わせからなる構成を用いても実現することができる。

【発明の効果】

本発明の構成を採用することにより、以下に示すような基本的有意性を得ることが出来る。

- (a) 従来の T F T の作製プロセスに完全に適合した、簡単な構成である。
- (b) 通常のレーザ照射装置をそのまま利用できる。
- (c) 以上の利点を満たした上で、位置制御した大粒径の結晶粒を作製できる方法である。

【図面の簡単な説明】

【図 1】 (A) 非晶質珪素膜 5 5 n m における波長に対する反射率を示す図。

(B) 非晶質珪素膜 5 5 n m における波長に対する透過率を示す図。

【図 2】 (A) 結晶質珪素膜 5 5 n m における波長に対する反射率を示す図。

(B) 結晶質珪素膜 5 5 n m における波長に対する透過率を示す図。

【図 3】 (A) 1 7 3 7 ガラス基板における波長に対する反射率を示す図。

(B) 1 7 3 7 ガラス基板における波長に対する透過率を示す図。

【図 4】 (A) 合成石英ガラス基板における波長に対する反射率を示す図。

(B) 合成石英ガラス基板における波長に対する透過率を示す図。

【図 5】 反射材料の例における波長に対する反射率を示す図。

【図 6】 本発明が開示する反射板の作製方法の例を示す図。

【図 7】 本発明が開示する半導体膜基板の例を示す図。

【図 8】 本発明が開示するレーザアニールによる半導体膜の結晶化方法の例を示す図。

【図 9】 本発明が開示する反射板上の反射層の配置の例を示す図。

【図 1 0】 本発明が開示する反射板上の反射層の配置の例を示す図。

【図 1 1】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 1 2】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 1 3】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 1 4】 画素部の画素を示す上面図。

【図 1 5】 発光装置の駆動回路及び画素部の断面構造図。

【図 1 6】 (A) 発光装置の上面図。

(B) 発光装置の駆動回路及び画素部の断面構造図。

【図 1 7】 画素 T F T、駆動回路の T F T の作製工程の例を示す断面図。

【図 1 8】 アクティブマトリクス型液晶表示装置の作製工程を示す断面図。

【図 1 9】 半導体装置の一例を示す図。

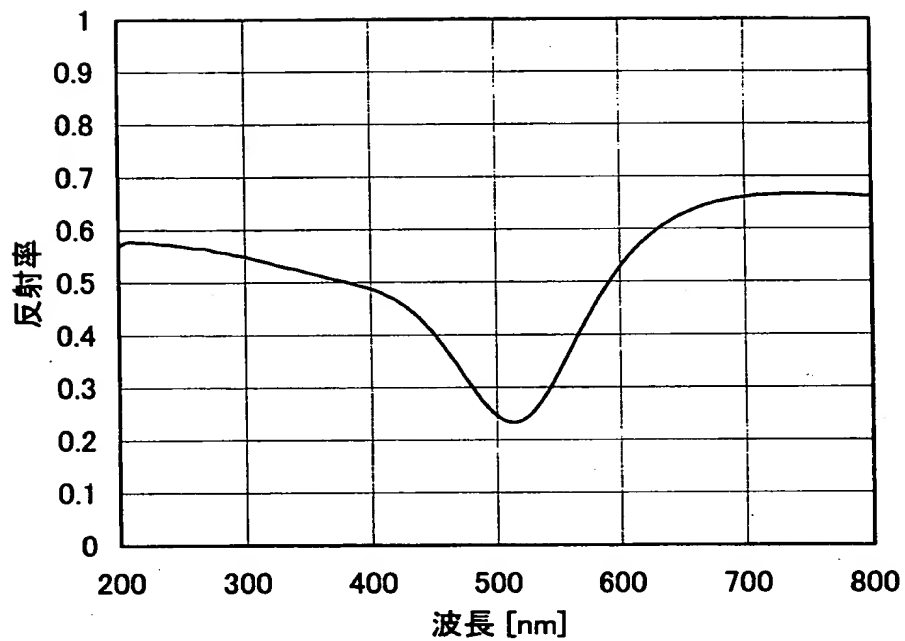
【図 2 0】 半導体装置の一例を示す図。

【図 2 1】 半導体装置の一例を示す図。

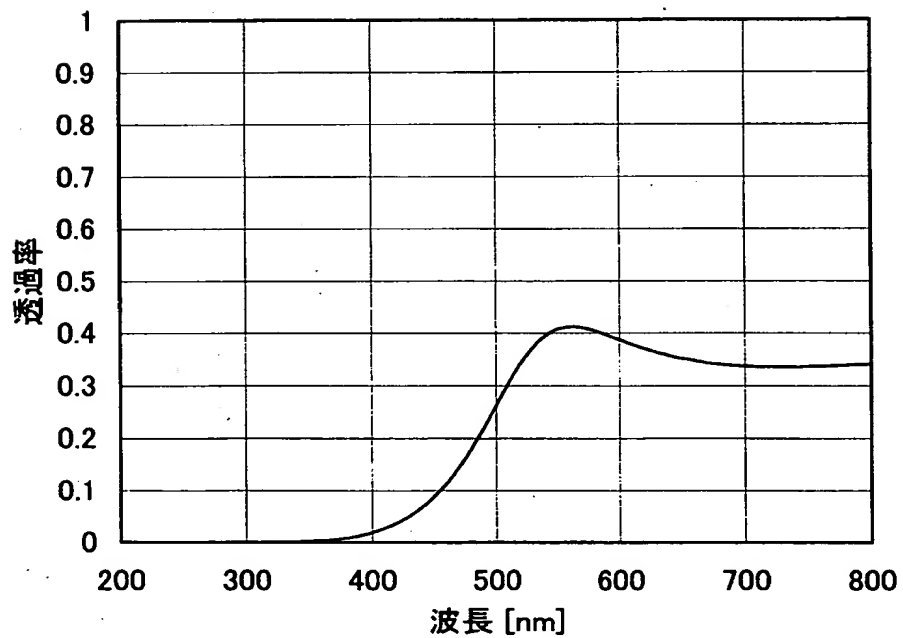
【書類名】 図面

【図 1】

(A)

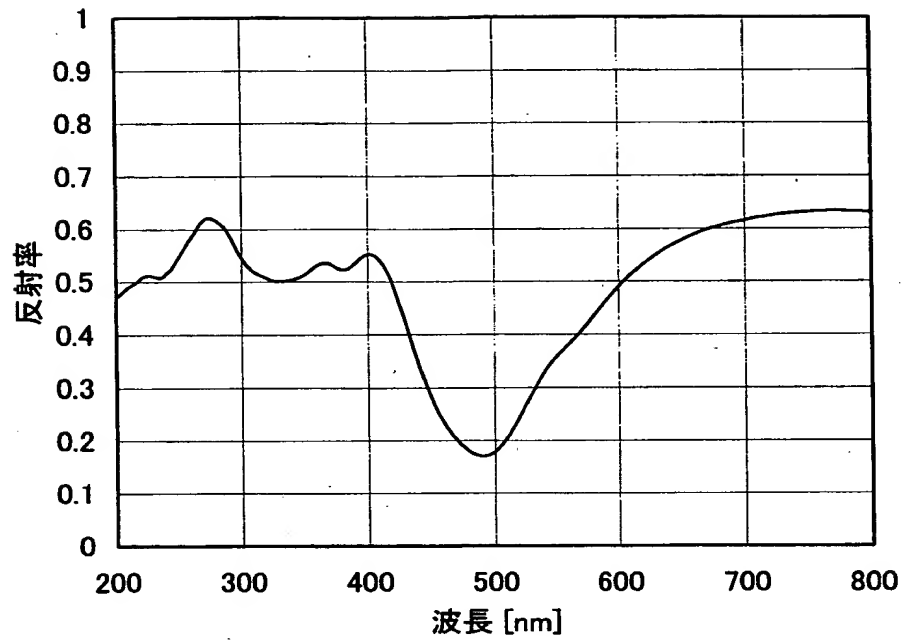


(B)

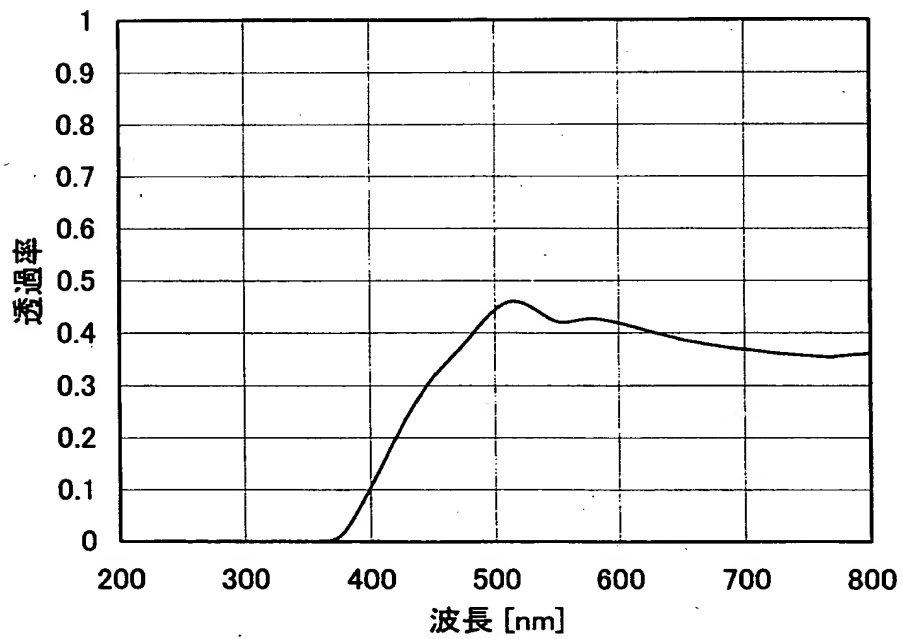


【図 2】

(A)

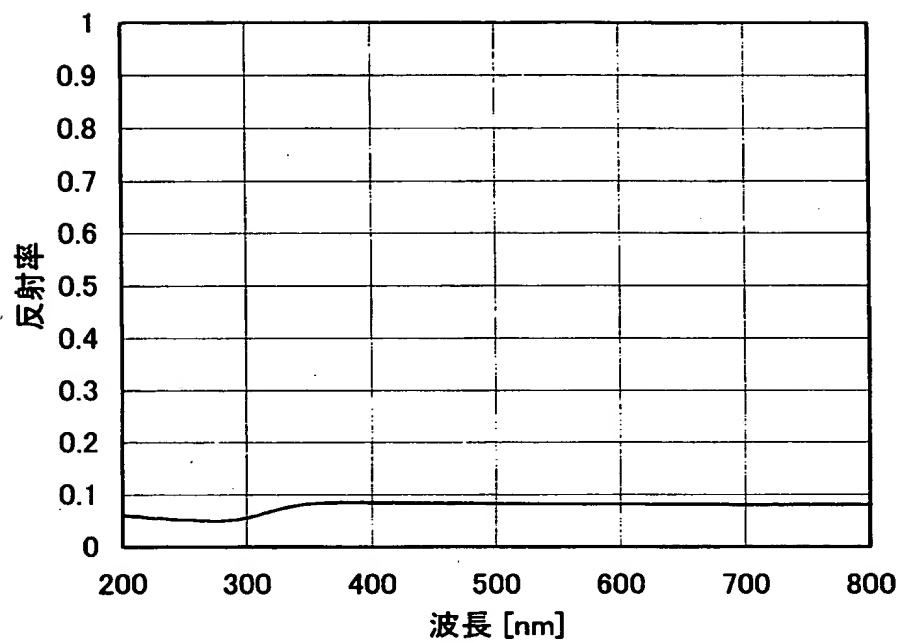


(B)

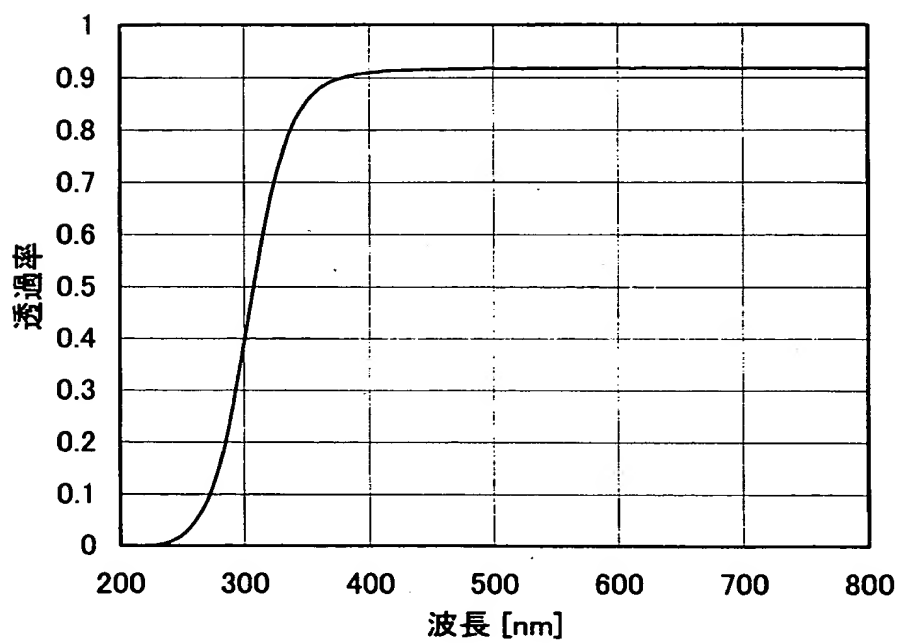


【図 3】

(A)

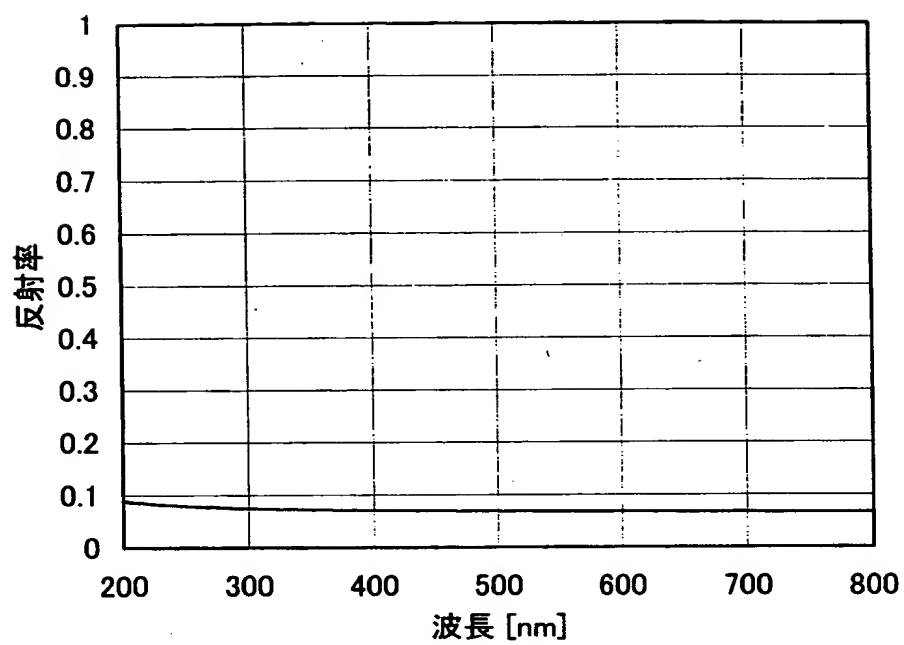


(B)

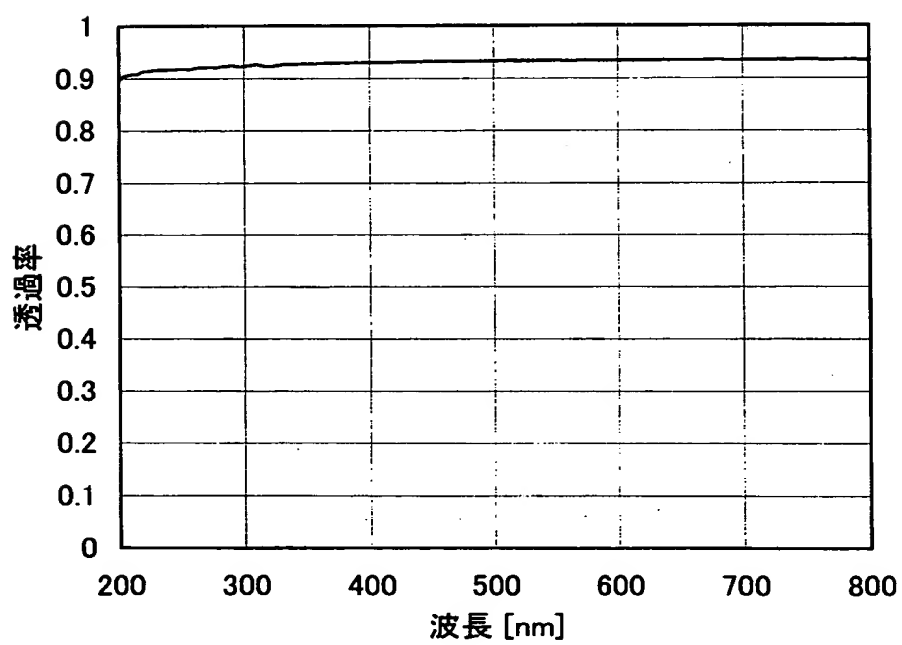


【図 4】

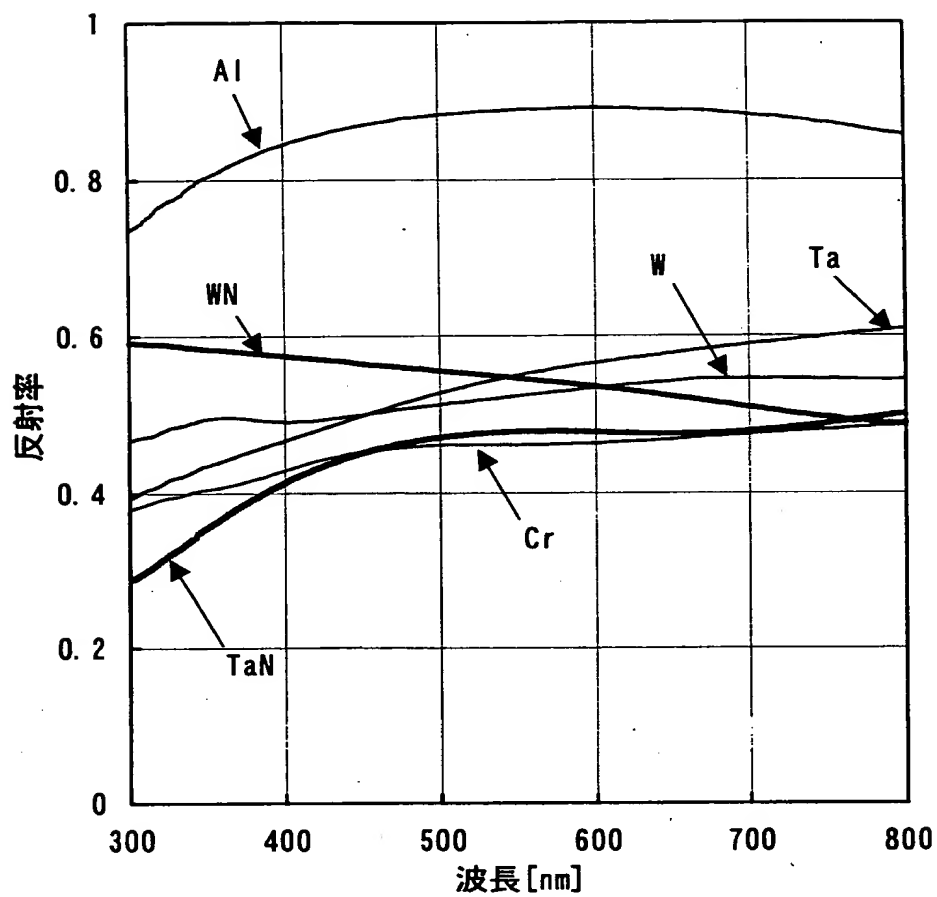
(A)



(B)



【図 5】



【図 6】

(A)

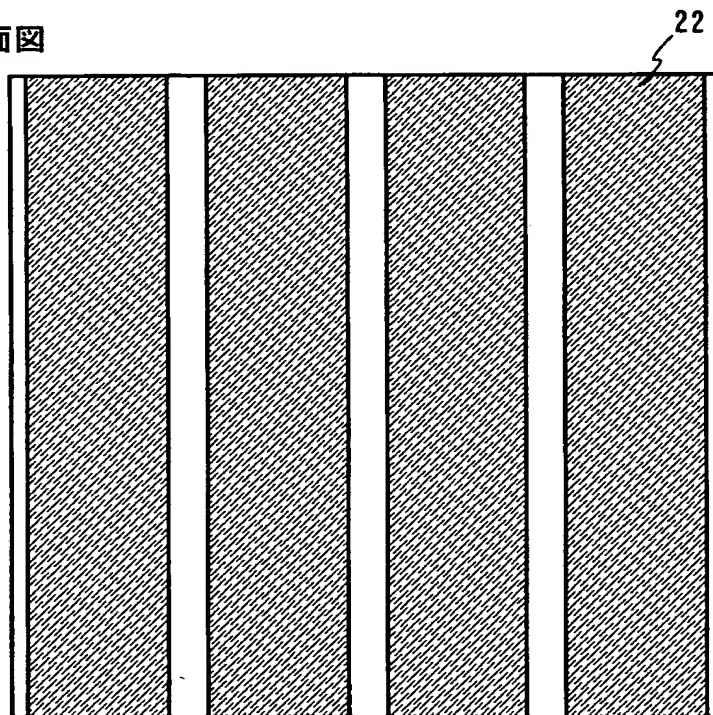


(B)

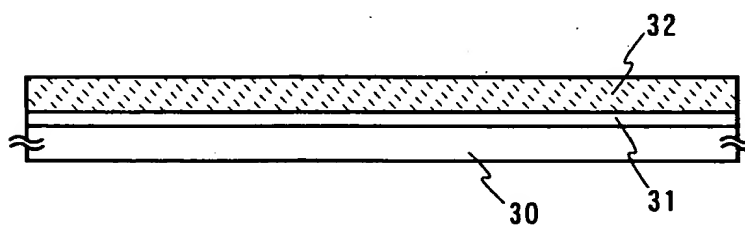
断面図



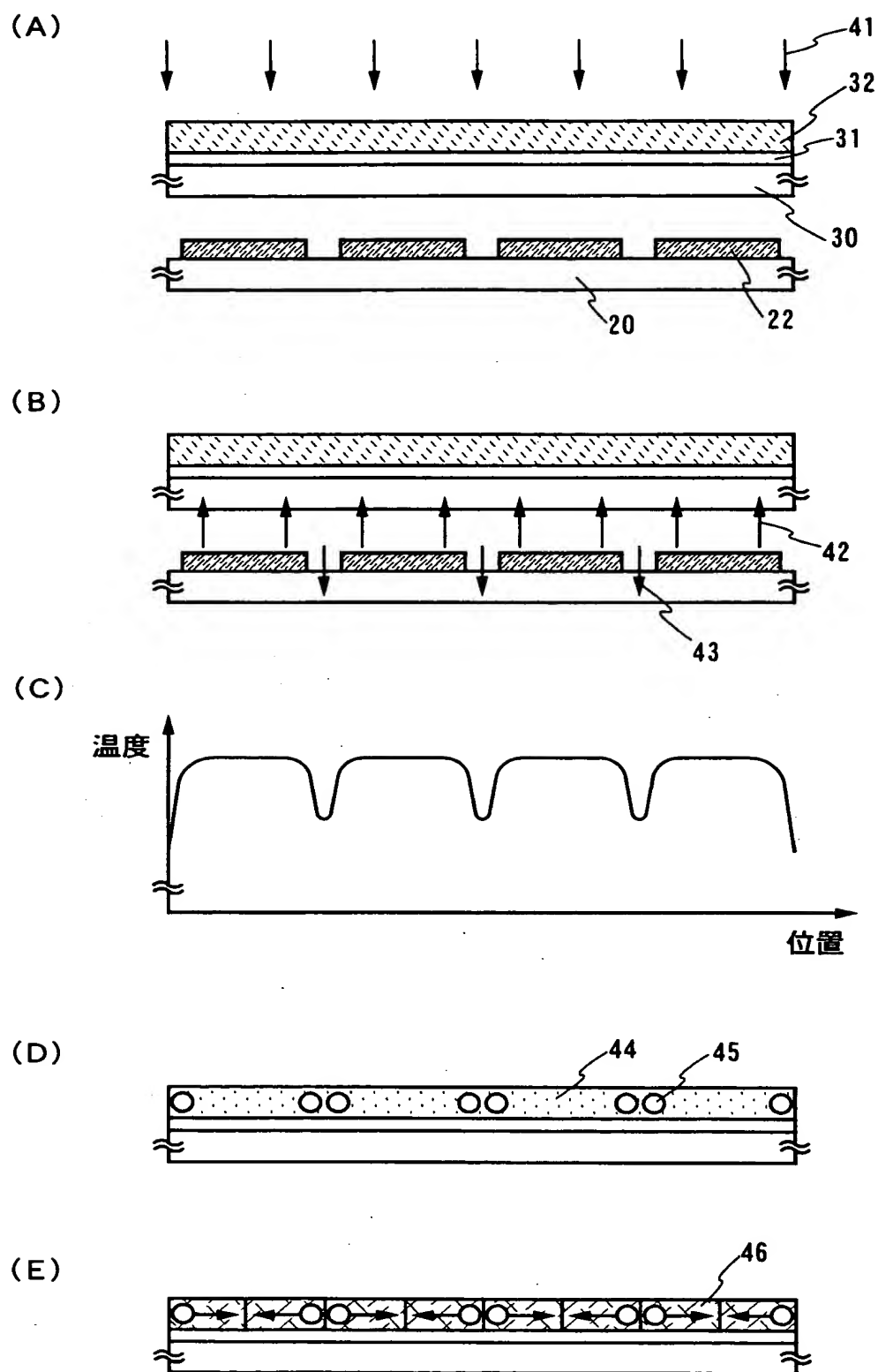
上面図



【図 7】

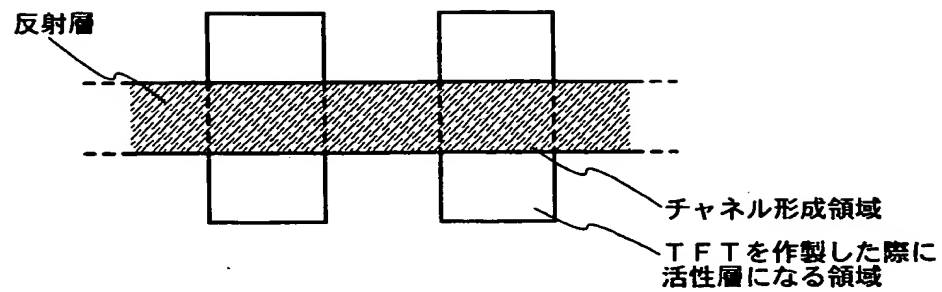


【図 8】

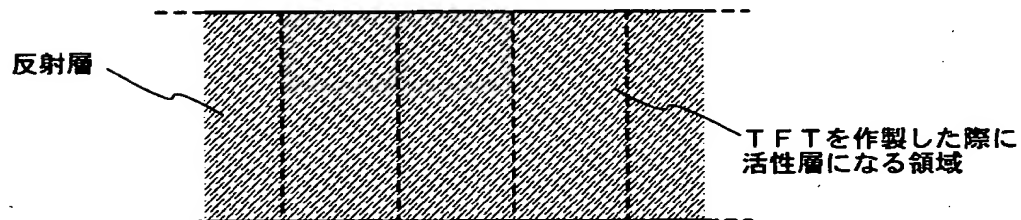


【図 9】

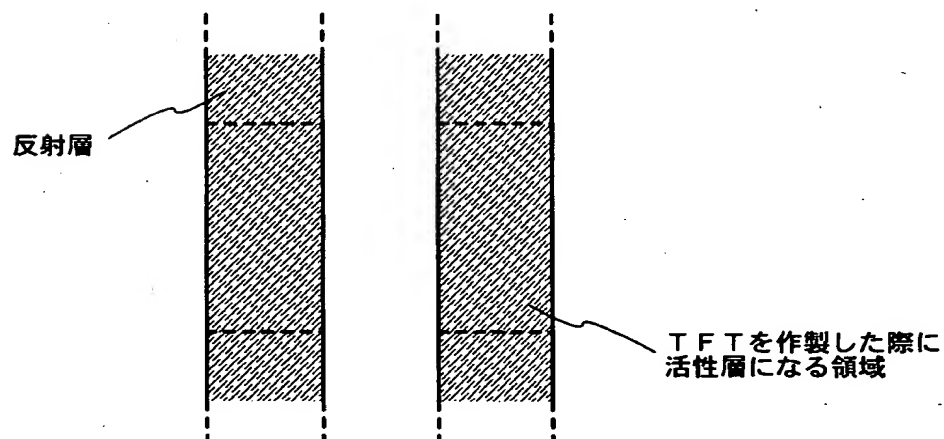
(A)



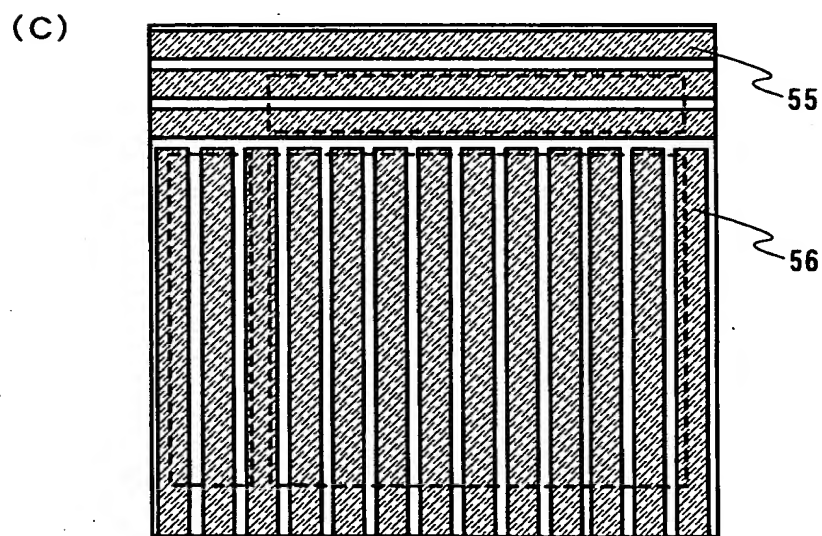
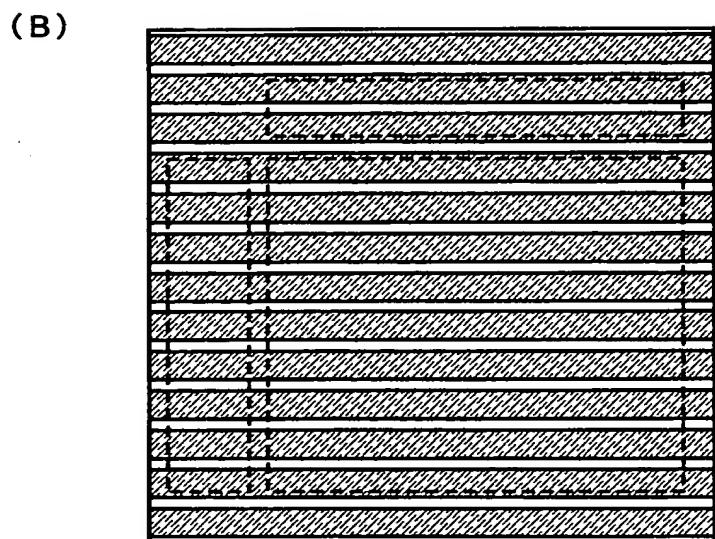
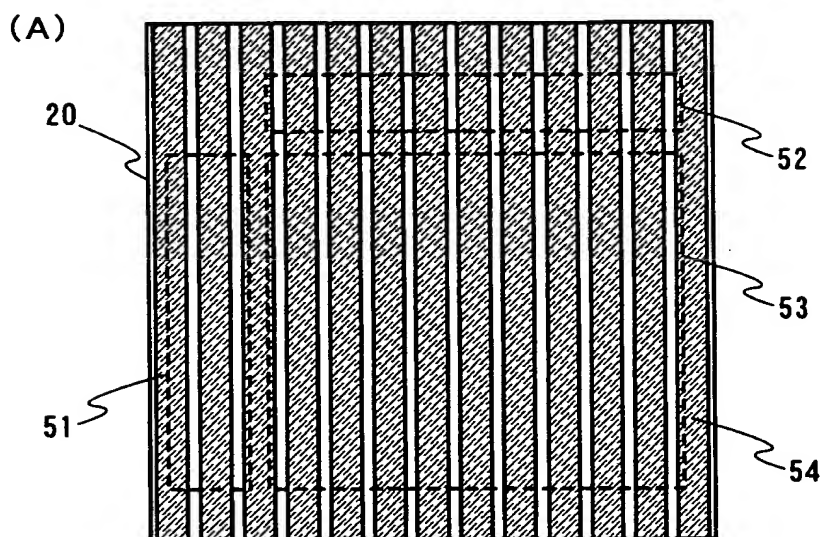
(B)



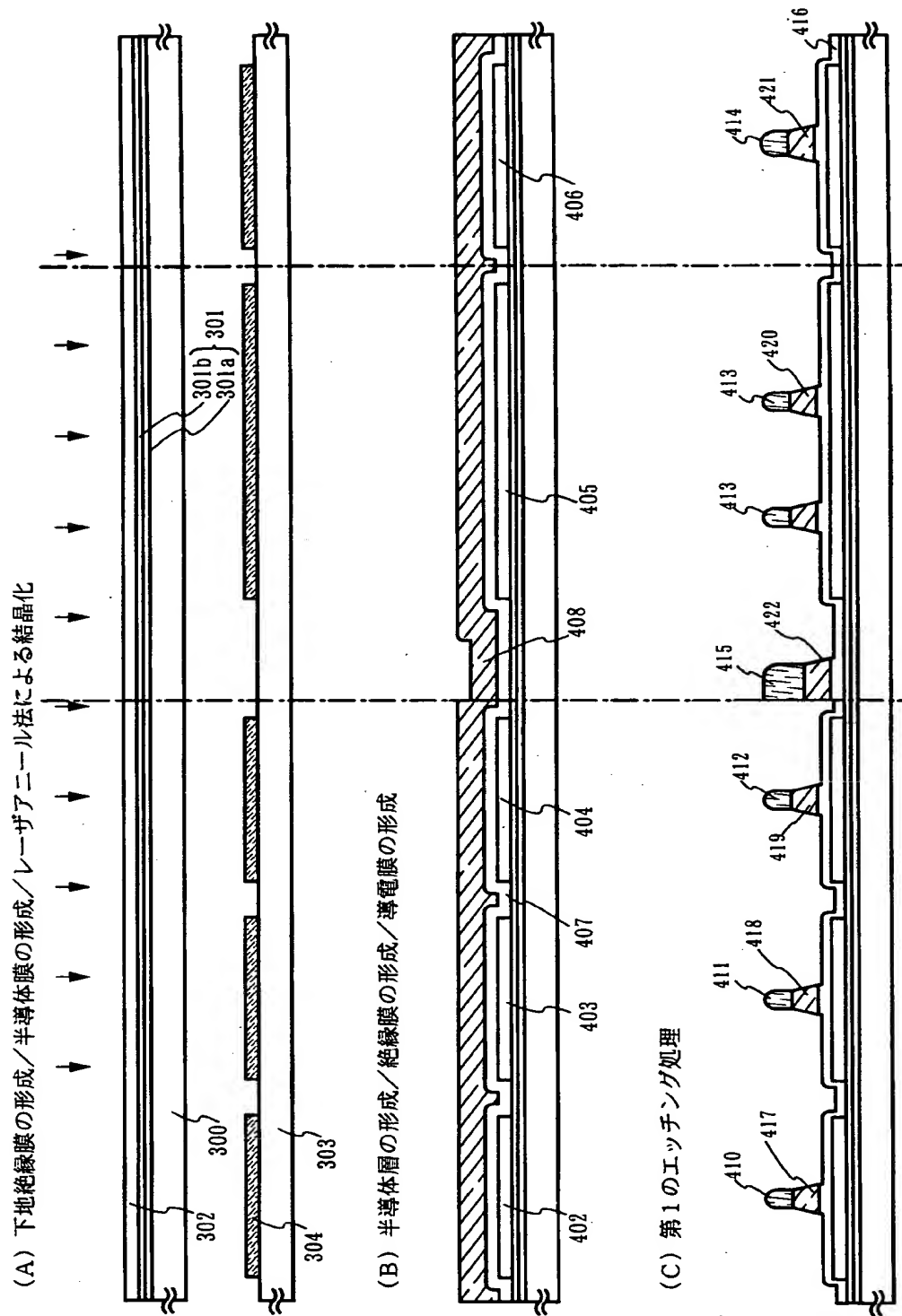
(C)



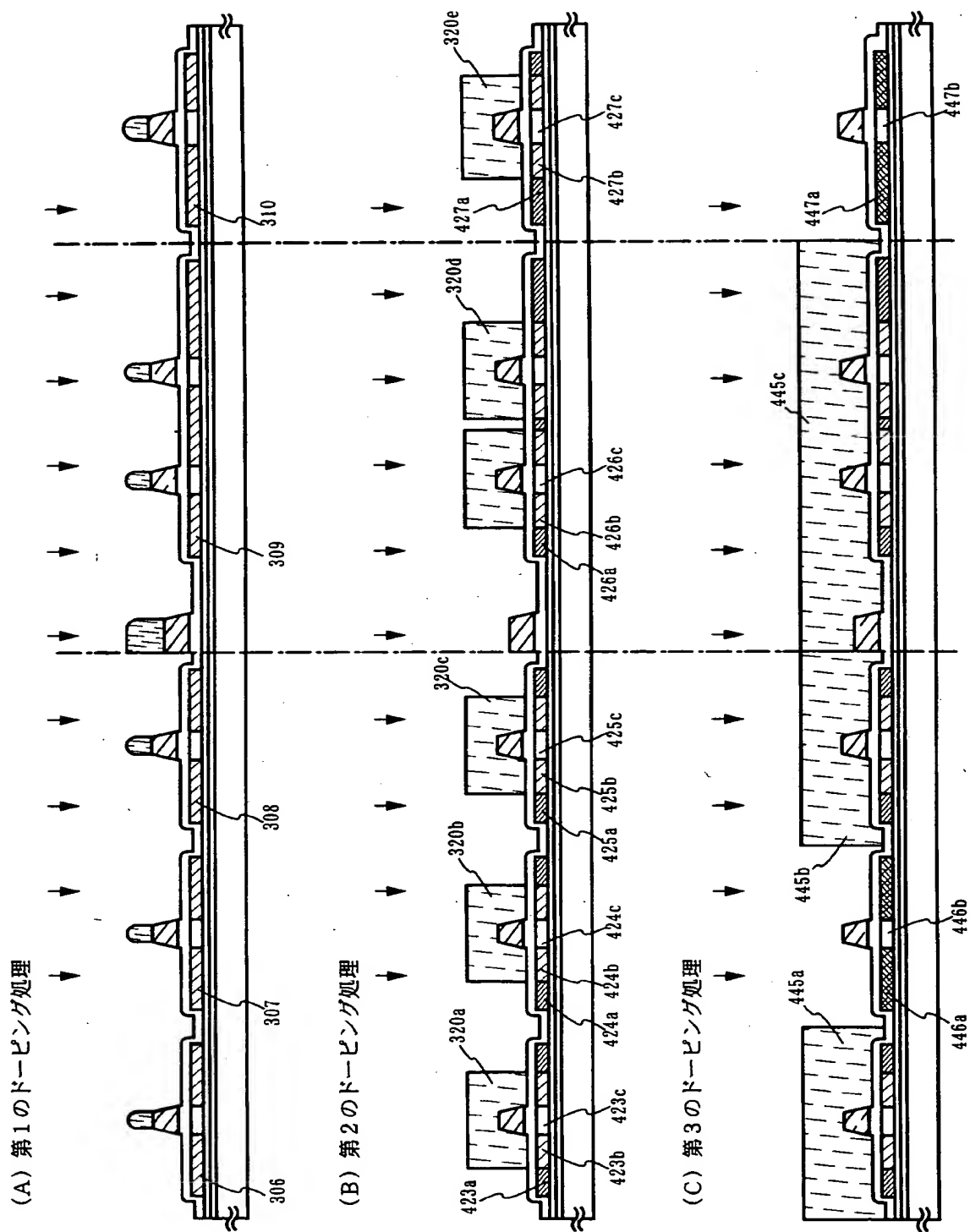
【図 1 0】



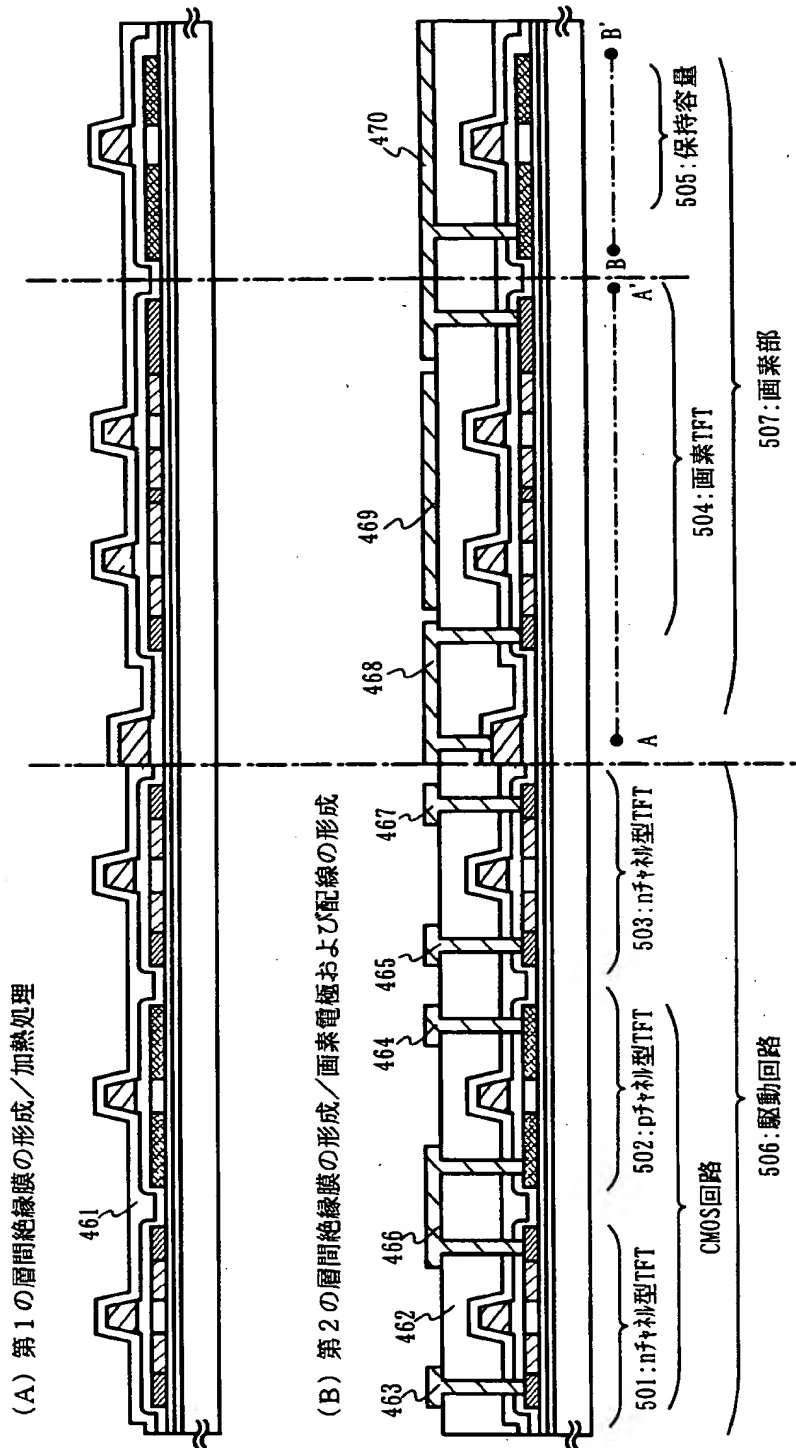
【図 11】



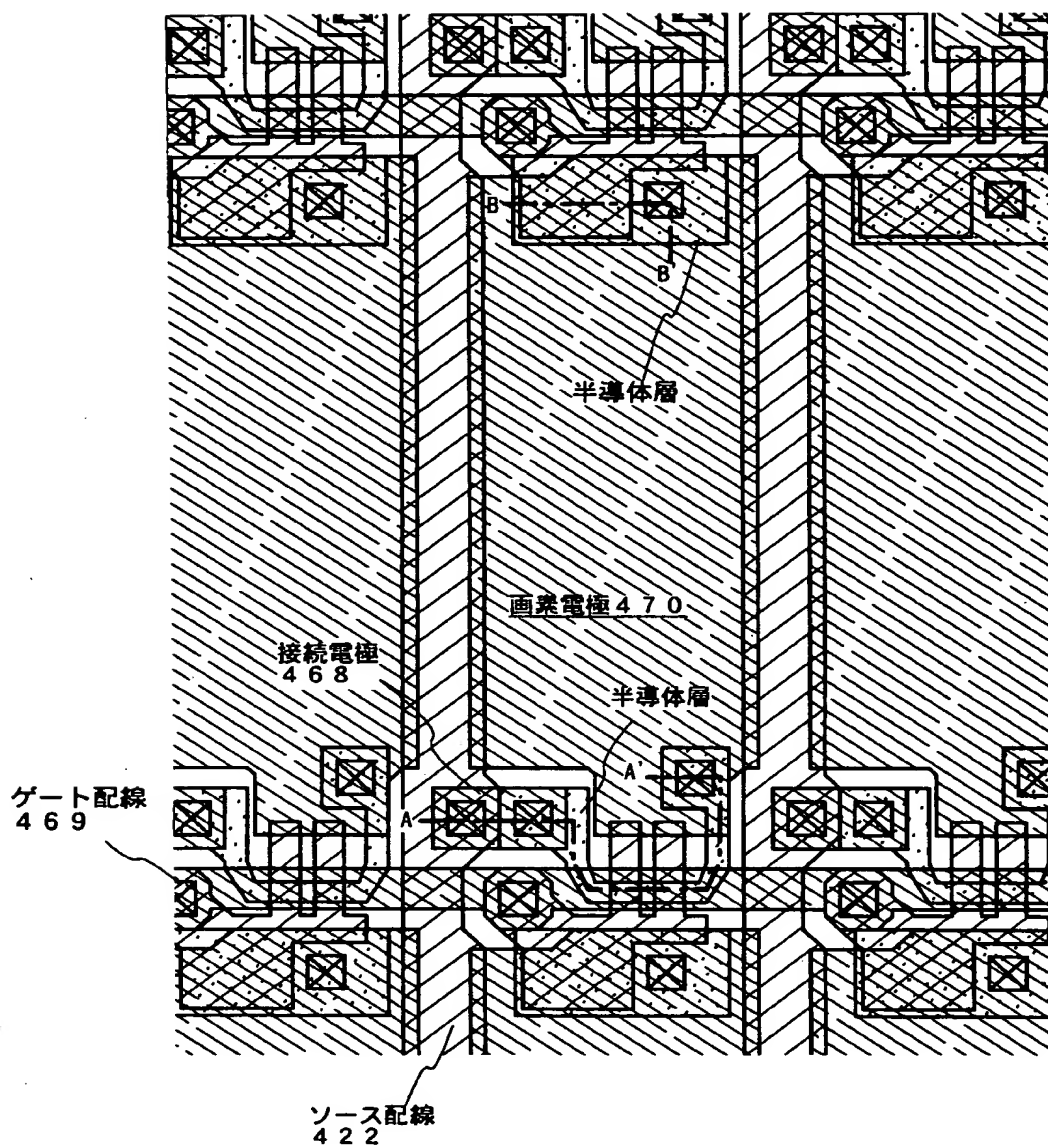
【図 12】



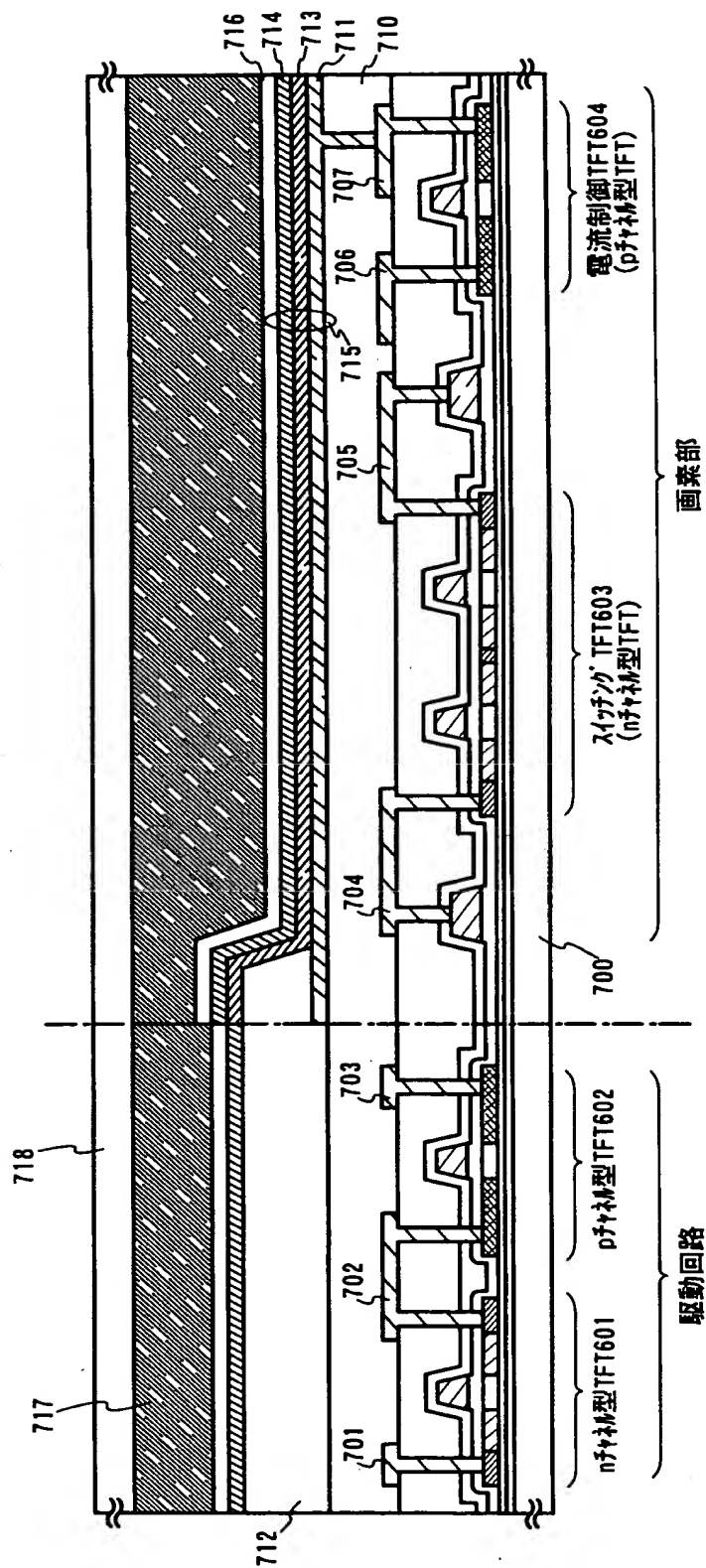
【図13】



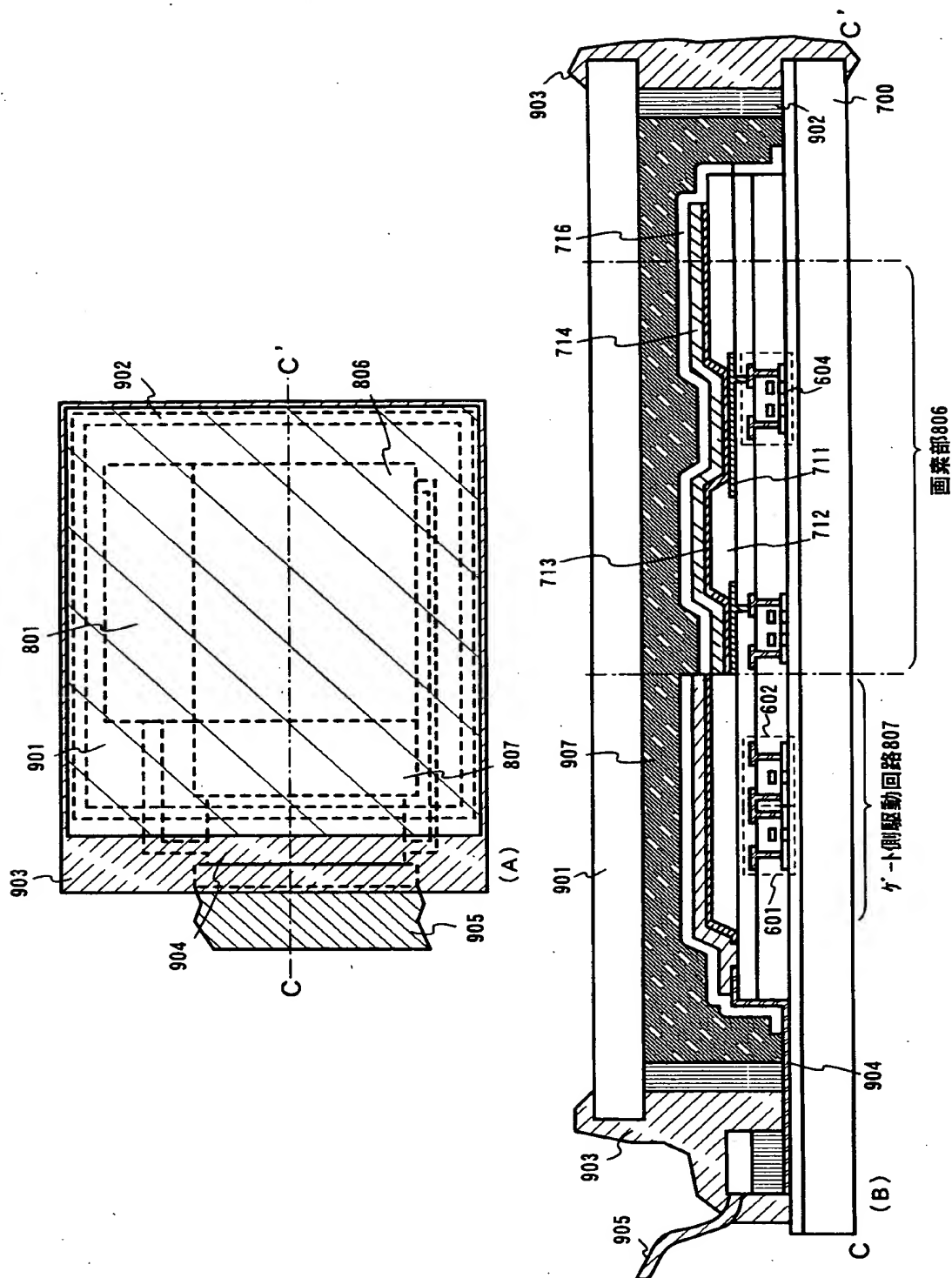
【図14】



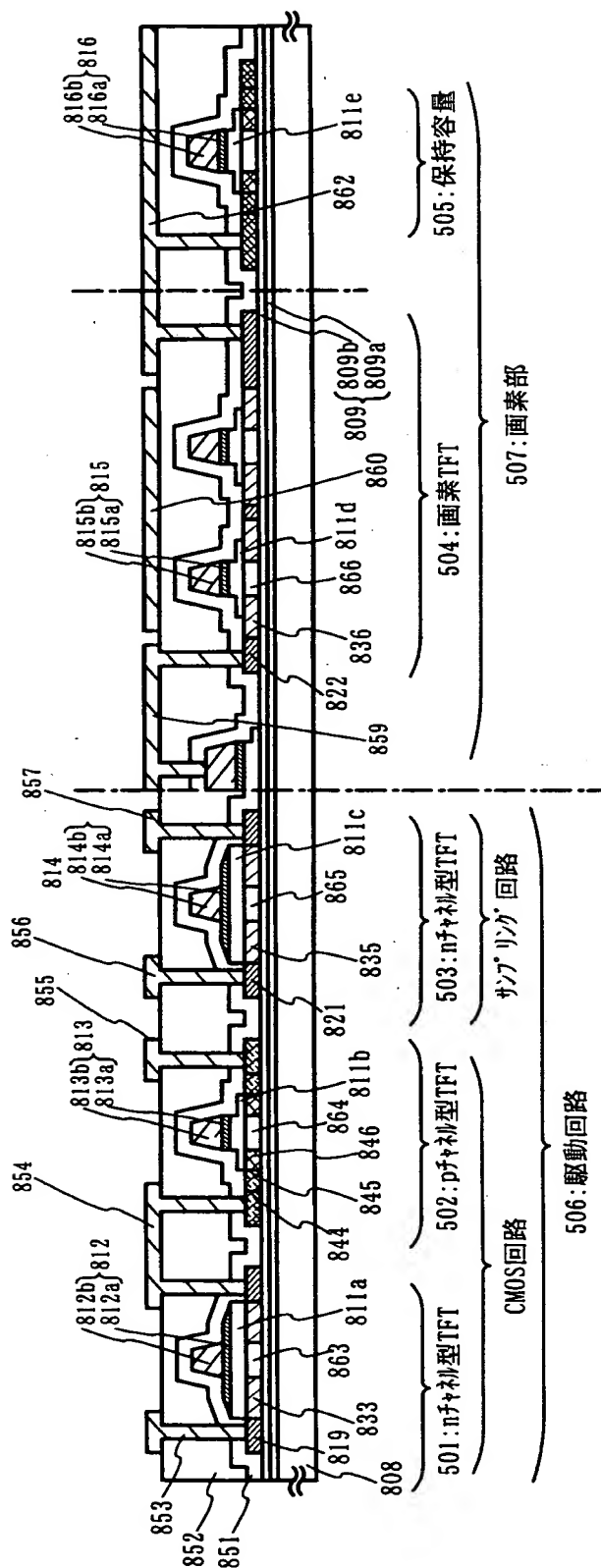
【図15】



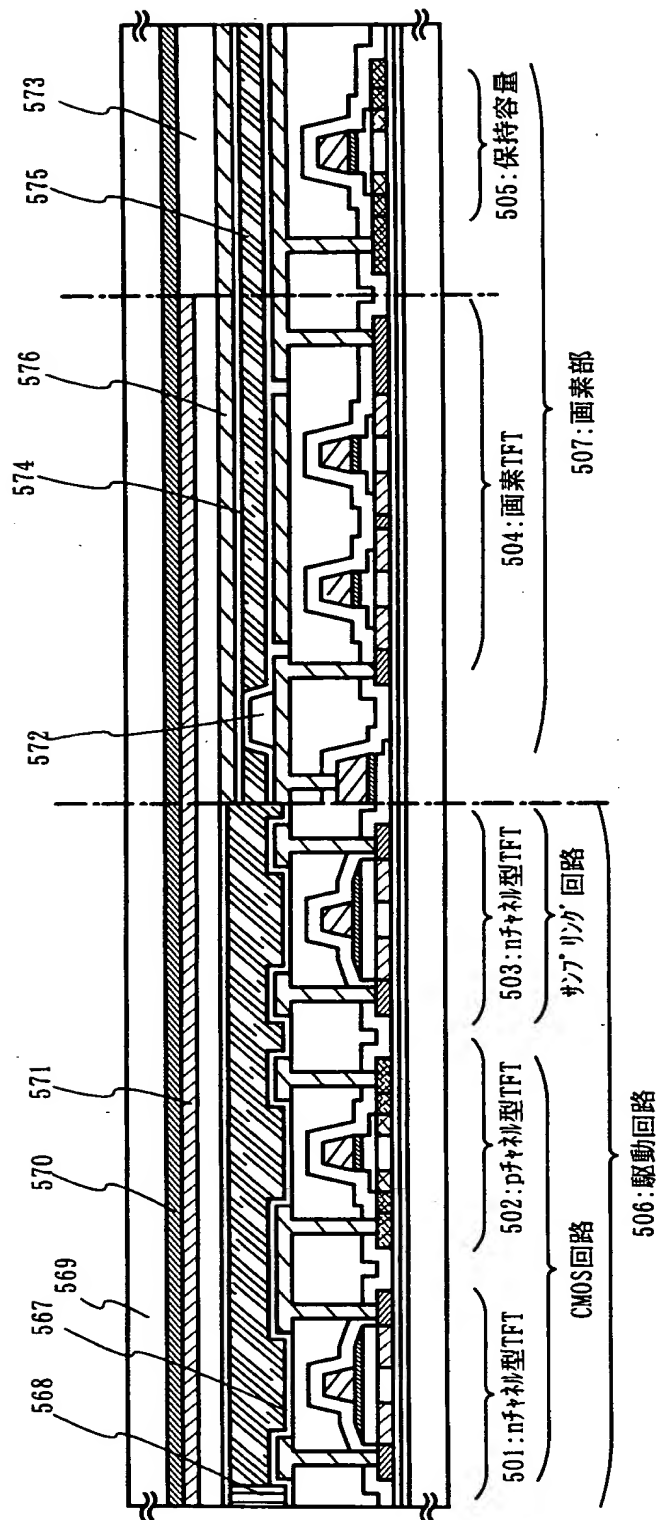
【図 16】



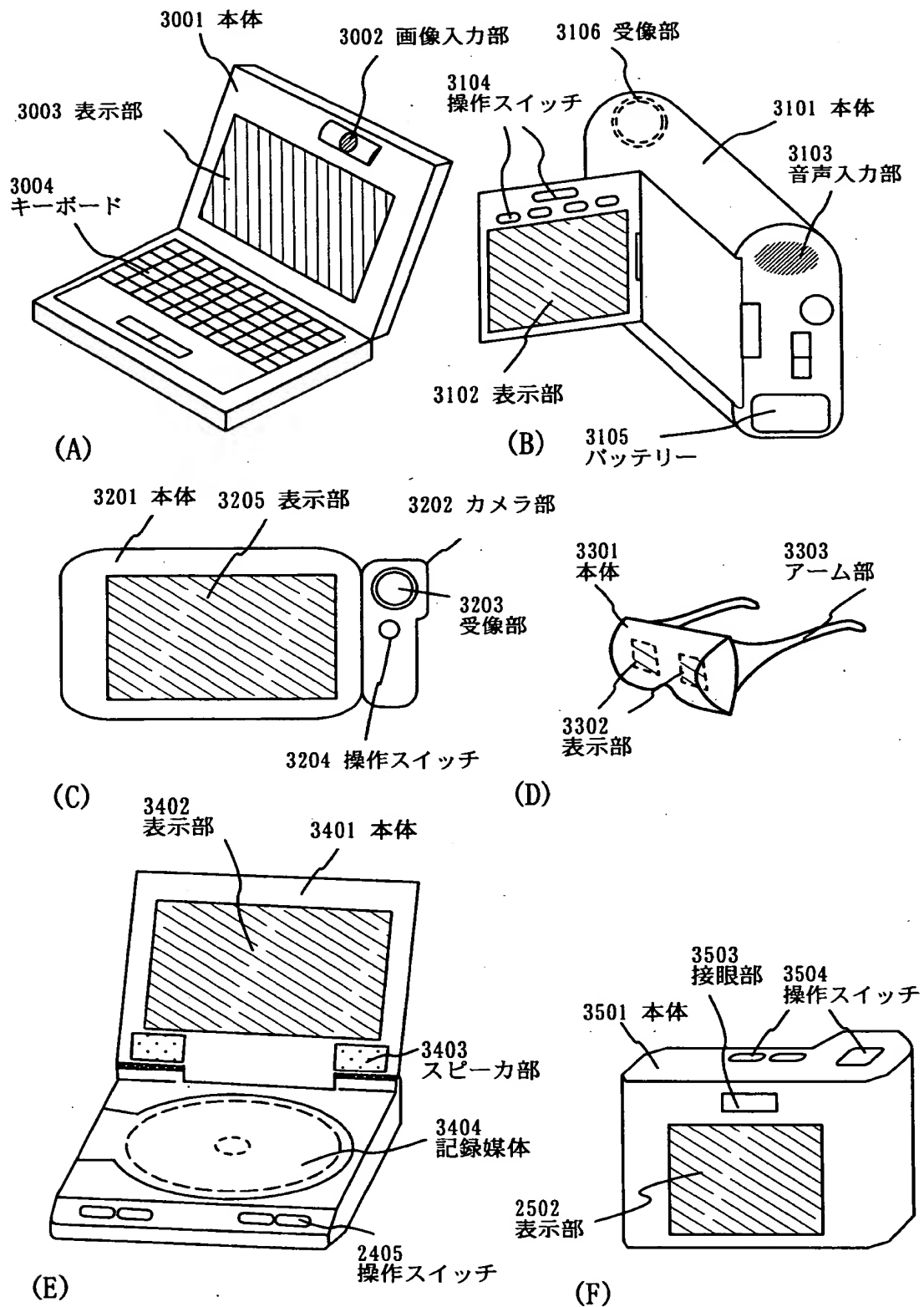
【図17】



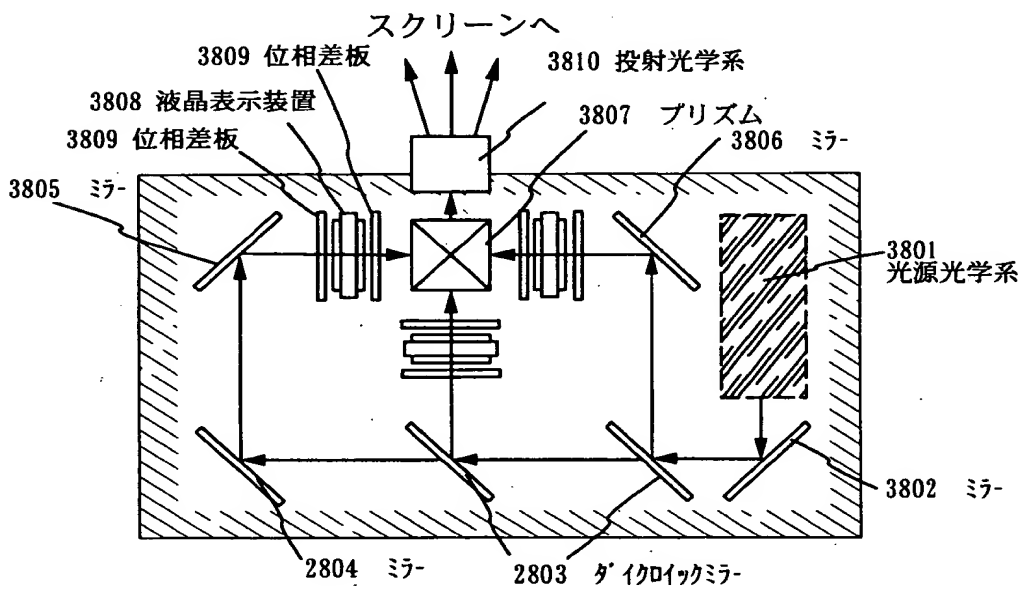
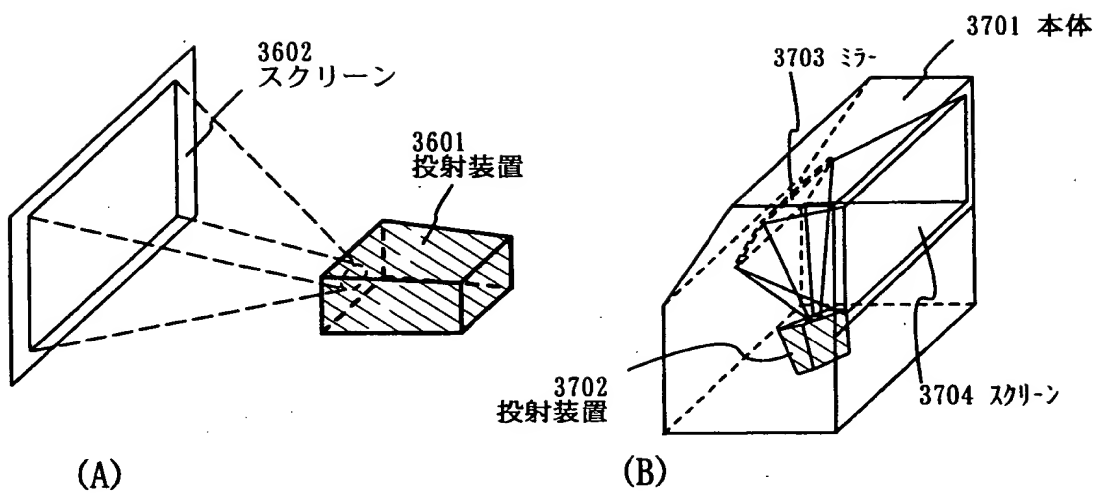
【図18】



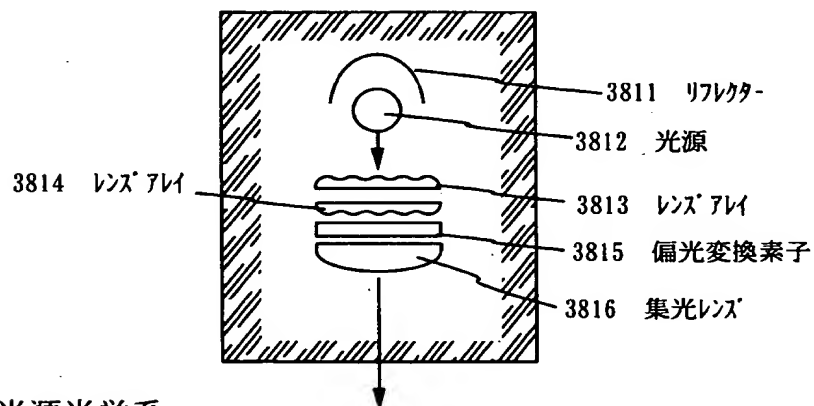
【図 19】



【図 20】

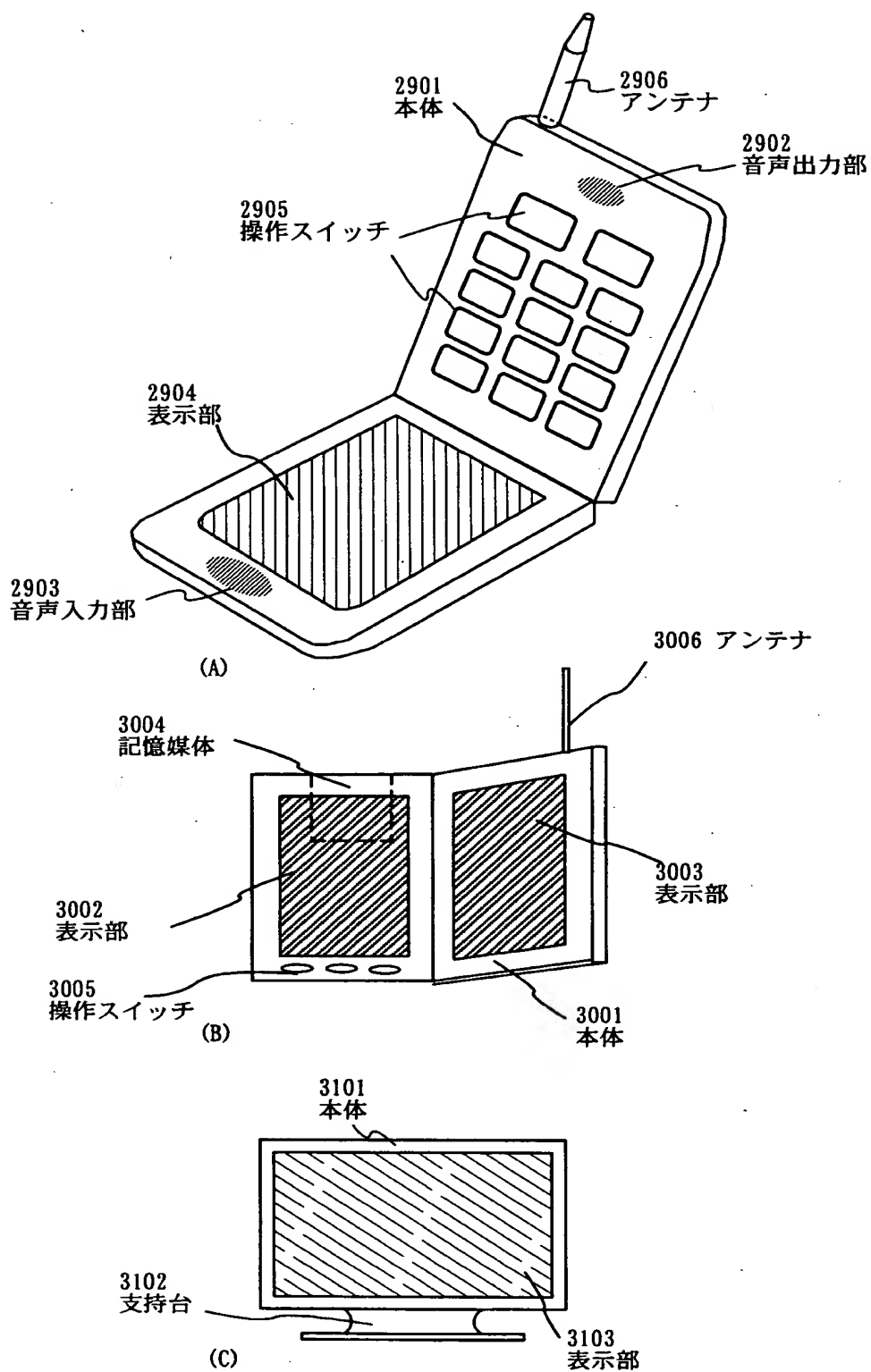


(C) 投射装置 (三板式)



(D) 光源光学系

【図 2 1】



【書類名】 要約書

【要約】

【課題】 結晶粒の位置と大きさを制御した結晶質半導体膜を作製し、さらにその結晶質半導体膜をT F Tのチャネル形成領域または活性領域に用いることにより、高速動作の可能なT F Tを実現させることを目的とする。

【解決手段】

半導体膜が形成された基板（半導体膜基板）の下方に、反射層が形成された基板（反射板）を設置する。前記半導体膜および半導体膜基板を透過するレーザービームを半導体膜基板の上方から照射すると、反射層によって、前記レーザービームは反射し、再び前記半導体膜を部分的に照射する。このようにして、前記半導体膜において温度分布を作ること、ラテラル成長の発生場所と方向を制御し、大粒径の結晶を得ることができる。

【選択図】 図 8

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所